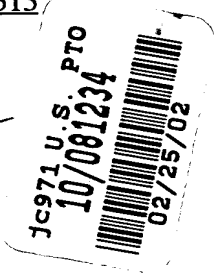


IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of)
Hirofumi TOTSUKA et al.) Group Art Unit: Unassigned
Application No.: Unassigned) Examiner: Unassigned
Filed: February 25, 2002)
For: AN OPTICAL TRANSCEIVER...)
)
)
)
)
)
)



CLAIM FOR CONVENTION PRIORITY

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed:

Japanese Patent Application No. 2001-264376

Filed: August 31, 2001

In support of this claim, enclosed is a certified copy of said prior foreign application. Said prior foreign application was referred to in the oath or declaration. Acknowledgment of receipt of the certified copy is requested.

Respectfully submitted,

BURNS, DOANE, SWECKER & MATHIS, L.L.P.

By: 

Platon N. Mandros
Registration No. 22,124

Date: February 25, 2002

P.O. Box 1404
Alexandria, Virginia 22313-1404
(703) 836-6620

PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of
the following application as filed with this Office.

Date of Application : August 31, 2001

Application Number : Japanese Patent Application No. 2001-264376

Applicant(s) : MITSUBISHI DENKI KABUSHIKI KAISHA

This 13th day of September, 2001

Commissioner,
Japan Patent Office Kozo OIKAWA

Certificate No. 2001-3084799

日 本 国 特 許 庁
JAPAN PATENT OFFICE

Jc971 U.S. PRO
10/081234
02/25/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 8月31日

出 願 番 号

Application Number:

特願2001-264376

出 願 人

Applicant(s):

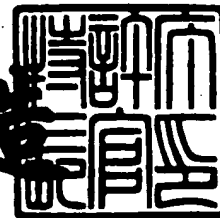
三菱電機株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 9月13日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3084799

【書類名】 特許願

【整理番号】 534205JP01

【提出日】 平成13年 8月31日

【あて先】 特許庁長官 殿

【国際特許分類】 H04L 1/00
H03K 3/84
H03K 5/19

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 戸塚 洋史

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 久保 和夫

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

【氏名】 本島 邦明

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100066474

【弁理士】

【氏名又は名称】 田澤 博昭

【選任した代理人】

【識別番号】 100088605

【弁理士】

【氏名又は名称】 加藤 公延

【手数料の表示】

【予納台帳番号】 020640

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 光送受信器、多重化集積回路、多重分離集積回路、一体型多重化／多重分離集積回路及び光送受信器の評価・試験方法

【特許請求の範囲】

【請求項 1】 電気信号を入力する入力インタフェース、入力された電気信号を時間多重する多重化回路、時間多重された電気信号を光信号に変換する電気・光変換部を有する送信側経路と、

入力された光信号を電気信号に変換する光・電気変換部、変換された電気信号を多重分離する多重分離回路、多重分離された電気信号を出力する出力インタフェースを有する受信側経路とを備えた光送受信器において、

上記送信側経路に、擬似ランダムパターン信号を生成して上記多重化回路に出力する第 1 の擬似ランダムパターン生成器と、上記入力インタフェースを介して上記送信側経路に入力した擬似ランダムパターン信号を評価する第 1 の擬似ランダムパターン検出器とを備え、

上記受信側経路に、擬似ランダムパターン信号を生成して上記出力インタフェースに出力する第 2 の擬似ランダムパターン生成器と、上記多重分離回路を介して上記受信側経路に入力した擬似ランダムパターン信号を評価する第 2 の擬似ランダムパターン検出器とを備え、

上記擬似ランダムパターン信号を上記送信側経路の多重化回路から上記受信側経路の多重分離回路へ送信する第 1 の折り返し経路と、

上記擬似ランダムパターン信号を上記受信側経路の光・電気変換部から上記送信側経路の電気・光変換部へ送信する第 2 の折り返し経路とを

備えたことを特徴とする光送受信器。

【請求項 2】 送信側経路において、入力インタフェースからの電気信号、又は第 1 の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択して、第 1 の擬似ランダムパターン検出器に出力する第 1 のセレクタを備え、

受信側経路において、多重分離回路からの電気信号、又は第 2 の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択して、第 2 の擬似ランダムパターン検出器に出力する第 2 のセレクタを備えた

ことを特徴とする請求項 1 記載の光送受信器。

【請求項 3】 送信側経路において、入力インタフェースからの電気信号、又は第 1 の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択する第 1 のセレクタと、上記入力インタフェースからの電気信号、又は上記第 1 のセレクタの出力を選択して、第 1 の擬似ランダムパターン検出器に出力する第 3 のセレクタとを備え、

受信側経路において、多重分離回路からの電気信号、又は第 2 の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択する第 2 のセレクタと、上記多重分離回路からの電気信号、又は上記第 2 のセレクタの出力を選択して、第 2 の擬似ランダムパターン検出器に出力する第 4 のセレクタとを備えた

ことを特徴とする請求項 1 記載の光送受信器。

【請求項 4】 第 1 の擬似ランダムパターン生成器と第 1 の擬似ランダムパターン検出器を一つの回路で構成した第 1 の一体型擬似ランダムパターン生成・検出器とし、

第 2 の擬似ランダムパターン生成器と第 2 の擬似ランダムパターン検出器を一つの回路で構成した第 2 の一体型擬似ランダムパターン生成・検出器とする

ことを特徴とする請求項 1 から請求項 3 のうちのいずれか 1 項記載の光送受信器。

【請求項 5】 第 1 及び第 2 の一体型擬似ランダムパターン生成・検出器が

入力された擬似ランダムパターン信号を初期値として入力することにより、エラー検出比較用の擬似ランダムパターン信号を生成し、生成されたエラー検出比較用の擬似ランダムパターン信号と入力した擬似ランダムパターン信号を比較することで、擬似ランダムパターン検出を行い、

所定の初期化信号により、又は上記入力された擬似ランダムパターン信号を初期値として入力することにより、擬似ランダムパターン信号を生成することで、擬似ランダムパターン生成を行う

ことを特徴とする請求項 4 記載の光送受信器。

【請求項 6】 入力インタフェース、第 1 の擬似ランダムパターン生成器、

第 1 の擬似ランダムパターン検出器、及び多重化回路を集積して多重化集積回路とし、

多重分離回路、第 2 の擬似ランダムパターン生成器、第 2 の擬似ランダムパターン検出器、及び出力インタフェースを集積して多重分離集積回路とすることを特徴とする請求項 1 記載の光送受信器。

【請求項 7】 入力インタフェース、第 1 の擬似ランダムパターン生成器、第 1 の擬似ランダムパターン検出器、多重化回路、多重分離回路、第 2 の擬似ランダムパターン生成器、第 2 の擬似ランダムパターン検出器、出力インタフェース、及び第 1 の折り返し経路を一体に集積して一体型多重化／多重分離集積回路とする

ことを特徴とする請求項 1 記載の光送受信器。

【請求項 8】 電気信号を入力する入力インタフェースと、
入力された電気信号を時間多重する多重化回路と、
擬似ランダムパターン信号を生成して上記多重化回路に出力する擬似ランダムパターン生成器と、

上記入力インタフェースを介して入力された擬似ランダムパターン信号を評価する擬似ランダムパターン検出器とを

備えたことを特徴とする多重化集積回路。

【請求項 9】 擬似ランダムパターン生成器と擬似ランダムパターン検出器を一つの回路で構成した一体型擬似ランダムパターン生成・検出器とする

ことを特徴とする請求項 8 記載の多重化集積回路。

【請求項 10】 入力された電気信号を多重分離する多重分離回路と、
多重分離された電気信号を出力する出力インタフェースと、
擬似ランダムパターン信号を生成して上記出力インタフェースに出力する擬似ランダムパターン生成器と、

上記多重分離回路を介して入力された擬似ランダムパターン信号を評価する擬似ランダムパターン検出器とを

備えたことを特徴とする多重分離集積回路。

【請求項 11】 擬似ランダムパターン生成器と擬似ランダムパターン検出

器を一つの回路で構成した一体型擬似ランダムパターン生成・検出器とする
ことを特徴とする請求項 1 0 記載の多重分離集積回路。

【請求項 1 2】 電気信号を入力する入力インタフェース、入力された電気信号を時間多重する多重化回路、擬似ランダムパターン信号を生成して上記多重化回路に出力する第 1 の擬似ランダムパターン生成器、上記入力インタフェースを介して入力された擬似ランダムパターン信号を評価する第 1 の擬似ランダムパターン検出器を有する多重化部と、

入力された電気信号を多重分離する多重分離回路、多重分離された電気信号を出力する出力インタフェース、擬似ランダムパターン信号を生成して上記出力インタフェースに出力する第 2 の擬似ランダムパターン生成器、上記多重分離回路を介して入力された擬似ランダムパターン信号を評価する第 2 の擬似ランダムパターン検出器を有する多重分離部と、

上記擬似ランダムパターン信号を上記多重化回路から上記多重分離回路に送信する折り返し経路とを

備えたことを特徴とする一体型多重化／多重分離集積回路。

【請求項 1 3】 第 1 の擬似ランダムパターン生成器と第 1 の擬似ランダムパターン検出器を一つの回路で構成した第 1 の一体型擬似ランダムパターン生成・検出器とし、

第 2 の擬似ランダムパターン生成器と第 2 の擬似ランダムパターン検出器を一つの回路で構成した第 2 の一体型擬似ランダムパターン生成・検出器とする

ことを特徴とする請求項 1 2 記載の一体型多重化／多重分離集積回路。

【請求項 1 4】 電気信号を入力する入力インタフェース、擬似ランダムパターン信号を生成する第 1 の擬似ランダムパターン生成器、上記入力インタフェースを介して入力された擬似ランダムパターン信号を評価する第 1 の擬似ランダムパターン検出器、入力された電気信号を時間多重する多重化回路、時間多重された電気信号を光信号に変換する電気・光変換部を有する送信側経路と、

入力された光信号を電気信号に変換する光・電気変換部、変換された電気信号を多重分離する多重分離回路、擬似ランダムパターン信号を生成する第 2 の擬似ランダムパターン生成器、上記多重分離回路を介して入力された擬似ランダムパ

ターン信号を評価する第2の擬似ランダムパターン検出器、多重分離された電気信号を出力する出力インタフェースを有する受信側経路と、

上記擬似ランダムパターン信号を上記送信側経路の多重化回路から上記受信側経路の多重分離回路へ送信する第1の折り返し経路と、

上記擬似ランダムパターン信号を上記受信側経路の光・電気変換部から上記送信側経路の電気・光変換部へ送信する第2の折り返し経路とを備えた光送受信器の評価・試験方法であって、

上記光送受信器を実装基板上に配置すると共に、

上記出力インタフェースに接続する上記実装基板上の出力電気配線から、上記入力インタフェースに接続する上記実装基板上の入力電気配線に折り返し電気配線を上記実装基板上に配置し、

上記電気・光変換部の出力を第1の光ファイバを介して外部の擬似ランダムパターン検出機能に接続し、

上記光・電気変換部の入力を第2の光ファイバを介して外部の擬似ランダムパターン生成機能に接続する

ことを特徴とする光送受信器の評価・試験方法。

【請求項15】 外部の擬似ランダムパターン検出機能及び擬似ランダムパターン生成機能として、光測定器を使用する

ことを特徴とする請求項14記載の光送受信器の評価・試験方法。

【請求項16】 外部の擬似ランダムパターン検出機能及び擬似ランダムパターン生成機能として、正常に動作する別の光送受信器を使用する

ことを特徴とする請求項14記載の光送受信器の評価・試験方法。

【請求項17】 電気信号を入力する入力インタフェース、擬似ランダムパターン信号を生成する第1の擬似ランダムパターン生成器、上記入力インタフェースを介して入力された擬似ランダムパターン信号を評価する第1の擬似ランダムパターン検出器、入力された電気信号を時間多重する多重化回路、時間多重された電気信号を光信号に変換する電気・光変換部を有する送信側経路と、

入力された光信号を電気信号に変換する光・電気変換部、変換された電気信号を多重分離する多重分離回路、擬似ランダムパターン信号を生成する第2の擬似

ランダムパターン生成器、上記多重分離回路を介して入力された擬似ランダムパターン信号を評価する第2の擬似ランダムパターン検出器、多重分離された電気信号を出力する出力インタフェースを有する受信側経路と、

上記擬似ランダムパターン信号を上記送信側経路の多重化回路から上記受信側経路の多重分離回路へ送信する折り返し経路とを備えた光送受信器の評価・試験方法であって、

上記光送受信器を実装基板上に配置すると共に、

上記出力インタフェースに接続する上記実装基板上の出力電気配線から、上記入力インタフェースに接続する上記実装基板上の入力電気配線に折り返し電気配線を上記実装基板上に配置し、

上記擬似ランダムパターン信号を上記電気・光変換部の出力に接続した第1の光ファイバから、上記光・電気変換部の入力に接続した第2の光ファイバに送信するための折り返し光ファイバを接続し、

上記実装基板上の入力電気配線を外部の擬似ランダムパターン生成機能に接続し、

上記実装基板上の出力電気配線を外部の擬似ランダムパターン検出機能に接続する

ことを特徴とする光送受信器の評価・試験方法。

【請求項18】 外部の擬似ランダムパターン検出機能及び擬似ランダムパターン生成機能として、電気測定器を使用する

ことを特徴とする請求項17記載の光送受信器の評価・試験方法。

【請求項19】 外部の擬似ランダムパターン検出機能及び擬似ランダムパターン生成機能として、正常に動作する別の光送受信器を使用する

ことを特徴とする請求項17記載の光送受信器の評価・試験方法。

【請求項20】 電気信号を入力する入力インタフェース、擬似ランダムパターン信号を生成する第1の擬似ランダムパターン生成器、上記入力インタフェースを介して入力された擬似ランダムパターン信号を評価する第1の擬似ランダムパターン検出器、入力された電気信号を時間多重する多重化回路、時間多重された電気信号を光信号に変換する電気・光変換部を有する送信側経路と、

入力された光信号を電気信号に変換する光・電気変換部、変換された電気信号を多重分離する多重分離回路、擬似ランダムパターン信号を生成する第2の擬似ランダムパターン生成器、上記多重分離回路を介して入力された擬似ランダムパターン信号を評価する第2の擬似ランダムパターン検出器、多重分離された電気信号を出力する出力インタフェースを有する受信側経路と、

上記擬似ランダムパターン信号を上記送信側経路の多重化回路から上記受信側経路の多重分離回路へ送信する折り返し経路とを備えた光送受信器の評価・試験方法であって、

上記光送受信器を実装基板上に配置すると共に、

上記出力インタフェースに接続する上記実装基板上の出力電気配線から、上記入力インタフェースに接続する上記実装基板上の入力電気配線に折り返し電気配線を上記実装基板上に配置し、

上記擬似ランダムパターン信号を上記電気・光変換部の出力に接続した第1の光ファイバから、上記光・電気変換部の入力に接続した第2の光ファイバに送信するための折り返し光ファイバを接続する

ことを特徴とする光送受信器の評価・試験方法。

【請求項21】 入力電気配線にフレームパターンの生成、送受信を行うフレームマ回路の擬似ランダムパターン生成機能を接続し、

出力電気配線に上記フレーム回路の擬似ランダムパターン検出機能を接続することを特徴とする請求項20記載の光送受信器の評価・試験方法。

【請求項22】 フレーム回路が擬似ランダムパターン信号をフレームパターンに埋め込んで送信する

ことを特徴とする請求項21記載の光送受信器の評価・試験方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、入力された電気信号を時間多重し光信号に変換して出力すると共に入力された光信号を電気信号に変換し多重分離して出力する光送受信器、この光送受信器に使用する多重化集積回路、多重分離集積回路、一体型多重化／多重

分離集積回路、及び光送受信器の評価・試験方法に関するものである。

【0002】

【従来の技術】

図19は、例えば文献、鈴木他「MUX/DEMUX内蔵3.3V動作2.5 Gbit/s光トランシーバ」1998年電子情報通信学会通信ソサエティ大会、予稿集B-10-70、P392に示されている一般的な高速光送受信器の構成を示すブロック図である。図において、1は光送受信器、2は光送受信器1の外部から入力されるパラレルデータ信号を受ける低速パラレル入力インタフェース(I/F)、3は光送受信器1に入力されたパラレルデータ信号を時間多重する多重化回路(MUX)、4は多重化回路3の出力電気信号を光信号に変換する電気・光変換部(E/O)、5は多重化回路3と電気・光変換部4から構成される送信部、6は低速パラレル入力インタフェース2と送信部5から構成される送信側経路(TX)である。

【0003】

また、図19において、7は外部から入力される光信号を電気信号に変換する光・電気変換部(O/E)、8は光・電気変換部7の出力信号を多重分離する多重分離回路(DEMUX)、9は光・電気変換部7と多重分離回路8から構成される受信部、10は多重分離回路8の出力パラレル信号を外部に出力する低速パラレル出力インタフェース(I/F)、11は低速パラレル出力インタフェース10と受信部9から構成される受信側経路(RX)である。

【0004】

図20、図21、図22はそれぞれ光送受信器1の第1、第2、第3の評価・試験方法を示す図である。ただし、光送受信器1の内部の構成部品は省略している。図20、図21、図22において、12は光送受信器1を載せる光送受信器実装基板、13は外部からのパラレル電気信号を光送受信器1の低速パラレル入力インタフェース2に入力するための光送受信器実装基板12上の入力電気配線、14は光送受信器1からの出力パラレル信号を光送受信器実装基板12の外部に出力するための光送受信器実装基板12上の出力電気配線である。

【0005】

また、図 2 0、図 2 1、図 2 2 において、1 5 は送信部 5 から光信号を出力するための第 1 の光ファイバ、1 6 は受信部 9 に光信号を入力するための第 2 の光ファイバ、1 7 は擬似ランダムパターン生成機能 (PN__G) と擬似ランダムパターン検出機能 (PN__C) を持つ光測定器、1 8 は擬似ランダムパターン生成機能 (PN__G) と擬似ランダムパターン検出機能 (PN__C) を持つ電気測定器、1 9 は送信部 5 から出力される光信号を受信部 9 に折り返すための折り返し光ファイバ、2 0 は低速パラレル出力インタフェース 1 0 の出力信号を低速パラレル入力インタフェース 2 に折り返すための光送受信器実装基板 1 2 上の折り返し電気配線である。

【 0 0 0 6 】

次に動作について説明する。

まず光送受信器 1 の動作について図 1 9 を用いて説明する。外部からの第 1 のパラレル電気信号は低速パラレル入力インタフェース 2 を介して光送受信器 1 に入力される。入力されたパラレル電気信号は多重化回路 3 によって時間多重され第 1 の高速シリアル信号となる。この第 1 の高速シリアル信号は電気・光変換部 4 において光信号に変換され外部に出力される。

【 0 0 0 7 】

外部から入力される高速シリアル光信号は、光・電気変換部 7 において第 2 の高速シリアル電気信号に変換される。この第 2 の高速シリアル電気信号は多重分離回路 8 において時間分離され第 2 の低速パラレル信号となり、この第 2 の低速パラレル信号は低速パラレル出力インタフェース 1 0 を介して光送受信器 1 の外部へ出力される。

【 0 0 0 8 】

次に図 2 0 に示す第 1 の評価・試験方法について説明する。電気測定器 1 8 の PN__G により生成される第 1 の擬似ランダムパターン信号 (以下、PN パターン信号) は、入力電気配線 1 3 を介して光送受信器 1 に入力され、送信部 5 によって光信号に変換された後に、第 1 の光ファイバ 1 5 を介して光測定器 1 7 に入力される。光測定器 1 7 の PN__C により、光送受信器 1 から入力された第 1 の PN パターン信号の誤りの有無を調べることで、送信側経路 6 に不具合があるか

どうかを試験・評価する。

【 0 0 0 9 】

同様に光測定器 1 7 の P N _ G により生成される第 2 の P N パターン信号は、第 2 の光ファイバ 1 6 を介して光送受信器 1 に入力され、受信部 9 によって電気信号に変換された後、出力電気配線 1 4 を介して電気測定器 1 8 に入力される。電気測定器 1 8 の P N _ C により、光送受信器 1 から入力された第 2 の P N パターン信号の誤りの有無を調べることで、受信側経路 1 1 に不具合があるかどうかを試験・評価する。

【 0 0 1 0 】

次に図 2 1 に示す第 2 の評価・試験方法について説明する。電気測定器 1 8 の P N _ G により生成される P N パターン信号は、入力電気配線 1 3 を介して光送受信器 1 に入力され、送信部 5 において光信号に変換され出力される。この光信号は折り返し光ファイバ 1 9 を介して受信部 9 に入力され、電気信号に変換された後、出力電気配線 1 4 を介して電気測定器 1 8 に入力される。電気測定器 1 8 の P N _ C により、入力された P N パターン信号の誤りの有無を調べることで、光送受信器 1 の送信側経路 6 と受信側経路 1 1 の両方、つまり光ファイバ経路、光送受信器実装基板 1 2 を含めて、光送受信器 1 全体に不具合があるかどうかを一度に評価・試験する。

【 0 0 1 1 】

次に図 2 2 に示す第 3 の評価・試験方法について説明する。光測定器 1 7 の P N _ G により生成される P N パターン信号は第 2 の光ファイバ 1 6 を介して光送受信器 1 に入力され、受信部 9 において電気信号に変換される。この電気信号は折り返し電気配線 2 0 を介して、低速パラレル入力インタフェース 2 に入力され、送信部 5 において光信号に変換された後、第 1 の光ファイバ 1 5 を介して光測定器 1 7 に入力される。光測定器 1 7 の P N _ C により、入力された P N パターン信号の誤りの有無を調べることで、受信側経路 1 1 と送信側経路 6 の両方、つまり評価・試験系、光送受信器実装基板 1 2 を含めて、光送受信器 1 全体に不具合があるかどうかを一度に評価・試験する。

【 0 0 1 2 】

【発明が解決しようとする課題】

従来の光送受信器とその評価・試験方法は、以上のように構成され、実施されているので、送信側経路 6 全体、受信側経路 1 1 全体、又は光送受信器 1 全体を一括して評価・試験を行うことはできるが、不具合が存在した場合に、光送受信器実装基板 1 2 と光送受信器 1 内のどの経路に不具合があるかを特定することができないという課題があった。

【0 0 1 3】

また、従来の評価・試験方法では、光測定器 1 7、電気測定器 1 8 等の測定器を 1 台又は 2 台を使用するため、評価・試験系が大きくなるといった課題があった。

【0 0 1 4】

この発明は上記のような課題を解決するためになされたもので、不具合が存在した場合に、どの経路に不具合があるのかを特定することができる光送受信器、多重化集積回路、多重分離集積回路、一体型多重化／多重分離集積回路及び光送受信器の評価・試験方法を得ることを目的とする。

【0 0 1 5】

また、この発明は評価・試験系を縮小して評価・試験の簡素化を図ることができ、光送受信器の評価・試験方法を得ることを目的とする。

【0 0 1 6】

【課題を解決するための手段】

この発明に係る光送受信器は、送信側経路に第 1 の擬似ランダムパターン生成器と第 1 の擬似ランダムパターン検出器とを備え、受信側経路に第 2 の擬似ランダムパターン生成器と第 2 の擬似ランダムパターン検出器とを備え、擬似ランダムパターン信号を送信側経路から受信側経路へ送信する第 1 の折り返し経路と、擬似ランダムパターン信号を受信側経路から送信側経路へ送信する第 2 の折り返し経路とを備えたものである。

【0 0 1 7】

この発明に係る光送受信器は、送信側経路において、入力インタフェースからの電気信号、又は第 1 の擬似ランダムパターン生成器からの擬似ランダムパター

ン信号を選択して、第1の擬似ランダムパターン検出器に出力する第1のセクタを備え、受信側経路において、多重分離回路からの電気信号、又は第2の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択して、第2の擬似ランダムパターン検出器に出力する第2のセクタを備えたものである。

【 0 0 1 8 】

この発明に係る光送受信器は、送信側経路において、入力インタフェースからの電気信号、又は第1の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択する第1のセクタと、入力インタフェースからの電気信号、又は第1のセクタの出力を選択して、第1の擬似ランダムパターン検出器に出力する第3のセクタとを備え、受信側経路において、多重分離回路からの電気信号、又は第2の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択する第2のセクタと、多重分離回路からの電気信号、又は第2のセクタの出力を選択して、第2の擬似ランダムパターン検出器に出力する第4のセクタとを備えたものである。

【 0 0 1 9 】

この発明に係る光送受信器は、第1の擬似ランダムパターン生成器と第1の擬似ランダムパターン検出器を一つの回路で構成した第1の一体型擬似ランダムパターン生成・検出器とし、第2の擬似ランダムパターン生成器と第2の擬似ランダムパターン検出器を一つの回路で構成した第2の一体型擬似ランダムパターン生成・検出器とするものである。

【 0 0 2 0 】

この発明に係る光送受信器は、第1及び第2の一体型擬似ランダムパターン生成・検出器が、入力された擬似ランダムパターン信号を初期値として入力することにより、エラー検出比較用の擬似ランダムパターン信号を生成し、生成されたエラー検出比較用の擬似ランダムパターン信号と入力した擬似ランダムパターン信号を比較することで、擬似ランダムパターン検出を行い、所定の初期化信号により、又は入力された擬似ランダムパターン信号を初期値として入力することにより、擬似ランダムパターン信号を生成することで、擬似ランダムパターン生成を行うものである。

【 0 0 2 1 】

この発明に係る光送受信器は、入力インタフェース、第 1 の擬似ランダムパターン生成器、第 1 の擬似ランダムパターン検出器、及び多重化回路を集積して多重化集積回路とし、多重分離回路、第 2 の擬似ランダムパターン生成器、第 2 の擬似ランダムパターン検出器、及び出力インタフェースを集積して多重分離集積回路とするものである。

【 0 0 2 2 】

この発明に係る光送受信器は、入力インタフェース、第 1 の擬似ランダムパターン生成器、第 1 の擬似ランダムパターン検出器、多重化回路、多重分離回路、第 2 の擬似ランダムパターン生成器、第 2 の擬似ランダムパターン検出器、出力インタフェース、及び第 1 の折り返し経路を一体に集積して一体型多重化／多重分離集積回路とするものである。

【 0 0 2 3 】

この発明に係る多重化集積回路は、入力インタフェースと、多重化回路と、擬似ランダムパターン生成器と、擬似ランダムパターン検出器とを備えたものである。

【 0 0 2 4 】

この発明に係る多重化集積回路は、擬似ランダムパターン生成器と擬似ランダムパターン検出器を一つの回路で構成した一体型擬似ランダムパターン生成・検出器とするものである。

【 0 0 2 5 】

この発明に係る多重分離集積回路は、多重分離回路と、出力インタフェースと、擬似ランダムパターン生成器と、擬似ランダムパターン検出器とを備えたものである。

【 0 0 2 6 】

この発明に係る多重分離集積回路は、擬似ランダムパターン生成器と擬似ランダムパターン検出器を一つの回路で構成した一体型擬似ランダムパターン生成・検出器とするものである。

【 0 0 2 7 】

この発明に係る一体型多重化／多重分離集積回路は、入力インタフェース、多重化回路、第１の擬似ランダムパターン生成器、第１の擬似ランダムパターン検出器を有する多重化部と、多重分離回路、出力インタフェース、第２の擬似ランダムパターン生成器、第２の擬似ランダムパターン検出器を有する多重分離部と、擬似ランダムパターン信号を多重化回路から多重分離回路に送信する折り返し経路とを備えたものである。

【 0 0 2 8 】

この発明に係る一体型多重化／多重分離集積回路は、第１の擬似ランダムパターン生成器と第１の擬似ランダムパターン検出器を一つの回路で構成した第１の一体型擬似ランダムパターン生成・検出器とし、第２の擬似ランダムパターン生成器と第２の擬似ランダムパターン検出器を一つの回路で構成した第２の一体型擬似ランダムパターン生成・検出器とするものである。

【 0 0 2 9 】

この発明に係る光送受信器の評価・試験方法は、入力インタフェース、第１の擬似ランダムパターン生成器、第１の擬似ランダムパターン検出器、多重化回路、電気・光変換部を有する送信側経路と、光・電気変換部、多重分離回路、第２の擬似ランダムパターン生成器、第２の擬似ランダムパターン検出器、出力インタフェースを有する受信側経路と、擬似ランダムパターン信号を送信側経路の多重化回路から受信側経路の多重分離回路へ送信する第１の折り返し経路と、擬似ランダムパターン信号を受信側経路から送信側経路へ送信する第２の折り返し経路とを備えた光送受信器の評価・試験方法であって、光送受信器を実装基板上に配置すると共に、出力インタフェースに接続する実装基板上の出力電気配線から、入力インタフェースに接続する実装基板上の入力電気配線に折り返し電気配線を実装基板上に配置し、電気・光変換部の出力を第１の光ファイバを介して外部の擬似ランダムパターン検出機能に接続し、光・電気変換部の入力を第２の光ファイバを介して外部の擬似ランダムパターン生成機能に接続するものである。

【 0 0 3 0 】

この発明に係る光送受信器の評価・試験方法は、外部の擬似ランダムパターン検出機能及び擬似ランダムパターン生成機能として、光測定器を使用するもので

ある。

【 0 0 3 1 】

この発明に係る光送受信器の評価・試験方法は、外部の擬似ランダムパターン検出機能及び擬似ランダムパターン生成機能として、正常に動作する別の光送受信器を使用するものである。

【 0 0 3 2 】

この発明に係る光送受信器の評価・試験方法は、入力インタフェース、第1の擬似ランダムパターン生成器、第1の擬似ランダムパターン検出器、多重化回路、電気・光変換部を有する送信側経路と、光・電気変換部、多重分離回路、第2の擬似ランダムパターン生成器、第2の擬似ランダムパターン検出器、出力インタフェースを有する受信側経路と、擬似ランダムパターン信号を送信側経路から受信側経路へ送信する折り返し経路とを備えた光送受信器の評価・試験方法であって、光送受信器を実装基板上に配置すると共に、出力インタフェースに接続する実装基板上の出力電気配線から、入力インタフェースに接続する実装基板上の入力電気配線に折り返し電気配線を実装基板上に配置し、擬似ランダムパターン信号を電気・光変換部の出力に接続した第1の光ファイバから、光・電気変換部の入力に接続した第2の光ファイバに送信するための折り返し光ファイバを接続し、実装基板上の入力電気配線を外部の擬似ランダムパターン生成機能に接続し、実装基板上の出力電気配線を外部の擬似ランダムパターン検出機能に接続するものである。

【 0 0 3 3 】

この発明に係る光送受信器の評価・試験方法は、外部の擬似ランダムパターン検出機能及び擬似ランダムパターン生成機能として、電気測定器を使用するものである。

【 0 0 3 4 】

この発明に係る光送受信器の評価・試験方法は、外部の擬似ランダムパターン検出機能及び擬似ランダムパターン生成機能として、正常に動作する別の光送受信器を使用するものである。

【 0 0 3 5 】

この発明に係る光送受信器の評価・試験方法は、入力インタフェース、第1の擬似ランダムパターン生成器、第1の擬似ランダムパターン検出器、多重化回路、電気・光変換部を有する送信側経路と、光・電気変換部、多重分離回路、第2の擬似ランダムパターン生成器、第2の擬似ランダムパターン検出器、出力インタフェースを有する受信側経路と、擬似ランダムパターン信号を送信側経路から受信側経路へ送信する折り返し経路とを備えた光送受信器の評価・試験方法であって、光送受信器を実装基板上に配置すると共に、出力インタフェースに接続する実装基板上の出力電気配線から、入力インタフェースに接続する実装基板上の入力電気配線に折り返し電気配線を実装基板上に配置し、擬似ランダムパターン信号を電気・光変換部の出力に接続した第1の光ファイバから、光・電気変換部の入力に接続した第2の光ファイバに送信するための折り返し光ファイバを接続するものである。

【 0 0 3 6 】

この発明に係る光送受信器の評価・試験方法は、入力電気配線にフレームパターンの生成、送受信を行うフレーマ回路の擬似ランダムパターン生成機能を接続し、出力電気配線にフレーマ回路の擬似ランダムパターン検出機能を接続するものである。

【 0 0 3 7 】

この発明に係る光送受信器の評価・試験方法は、フレーマ回路が擬似ランダムパターン信号をフレームパターンに埋め込んで送信するものである。

【 0 0 3 8 】

【発明の実施の形態】

以下、この発明の実施の一形態を説明する。

実施の形態 1.

図1はこの発明の実施の形態1による光送受信器の構成を示すブロック図である。なお、図19と共通する部分には同一符号を付してその説明を省略する。図において、21は第1の擬似ランダムパターン検出器(PN__C)、22は第1の擬似ランダムパターン検出器21の第1のエラー出力、23は第1の擬似ランダムパターン生成器(PN__G)、24は第1の擬似ランダムパターン生成器2

3と低速パラレル入力インタフェース2の出力信号を選択する第1のセレクタ（SEL）、25は第1の擬似ランダムパターン検出器21と第1のエラー出力22と第1の擬似ランダムパターン生成器23と第1のセレクタ24から構成される第1の擬似ランダムパターン生成・検出部（PN_G&C）である。

【0039】

また、図1において、26は第2の擬似ランダムパターン検出器（PN_C）、27は第2の擬似ランダムパターン検出器26の第2のエラー出力、28は第2の擬似ランダムパターン生成器（PN_G）、29は第2の擬似ランダムパターン生成器28と多重分離回路8の出力信号を選択する第2のセレクタ（SEL）、30は第2の擬似ランダムパターン検出器26と第2のエラー出力27と第2の擬似ランダムパターン生成器28と第2のセレクタ29から構成される第2の擬似ランダムパターン生成・検出部（PN_G&C）である。

【0040】

さらに、図1において、31は多重化回路3から高速シリアル信号を直接多重分離回路8へ折り返す第1の折り返し経路、32は光・電気変換部7から高速シリアル信号を直接電気・光変換部4へ折り返す第2の折り返し経路である。この第1の折り返し経路31、第2の折り返し経路32は常に接続されており、通常動作時と評価・試験時にセレクタ等の信号切換器（図示せず）により、信号の進行方向が決定される。ここで、第1の折り返し経路31と第2の折り返し経路32は兼用することも可能である。また、第1の折り返し経路31が多重化回路3から多重分離回路8へと、第2の折り返し経路32が多重分離回路8から多重化回路3へと直接接続されることも可能である。

【0041】

次に動作について説明する。

低速パラレル入力インタフェース2の動作を評価・試験する場合は、低速パラレル入力インタフェース2に電気測定器等からPNパターン信号を入力し、第1の擬似ランダムパターン検出器21により、入力されたPNパターン信号を評価する。PNパターン信号に誤りが検出された場合は第1のエラー出力22から信号を出力する。

【 0 0 4 2 】

また、送信部 5 の評価・試験を行う場合は、第 1 の擬似ランダムパターン生成器 2 3 により P N パターン信号を生成し、第 1 のセクタ 2 4 で第 1 の擬似ランダムパターン生成器 2 3 の出力を選択して P N パターン信号を送信部 5 に入力して、光信号に変換された P N パターン信号を光測定器等の擬似ランダムパターン検出機能を用いて評価する。

【 0 0 4 3 】

さらに、送信側経路 6 全体を評価する場合は、低速パラレル入力インタフェース 2 に電気測定器等から P N パターン信号を入力し、第 1 のセクタ 2 4 が低速パラレル入力インタフェース 2 の出力信号を選択して送信部 5 に P N パターン信号を入力し、送信部 5 から出力される光信号に変換された P N パターン信号を光測定器等で評価する。

【 0 0 4 4 】

さらに、受信側経路 1 1 の受信部 9 の評価・試験を行う場合は、光測定器等から入力された P N パターン信号を第 2 の擬似ランダムパターン検出器 2 6 により評価する。P N パターン信号に誤りを検出した場合は第 2 のエラー出力 2 7 から信号を出力する。

【 0 0 4 5 】

さらに、低速パラレル出力インタフェース 1 0 の評価・試験を行う場合は、第 2 の擬似ランダムパターン生成器 2 8 により生成した P N パターン信号を第 2 のセクタ 2 9 と低速パラレル出力インタフェース 1 0 を介して出力し、電気測定器等の擬似ランダムパターン検出機能を用いて評価する。

【 0 0 4 6 】

さらに、受信側経路 1 1 全体を評価・試験する場合は、第 2 のセクタ 2 9 において多重分離回路 8 の出力信号を選択することにより、低速パラレル出力インタフェース 1 0 に P N パターン信号を入力し、電気測定器等でこの P N パターン信号を評価する。

【 0 0 4 7 】

さらに、多重化回路 3 と多重分離回路 8 の一括評価・試験を行う場合は、第 1

の擬似ランダムパターン生成器 2 3 により生成された P N パターン信号を、第 1 のセレクタ 2 4 - 多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 - 第 2 の擬似ランダムパターン検出器 2 6 の経路で通し、第 2 の擬似ランダムパターン検出器 2 6 により評価する。

【 0 0 4 8 】

同様に、低速パラレル入力インタフェース 2 - 多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 の評価・試験と、多重化回路 3 - 多重分離回路 8 - 低速パラレル出力インタフェース 1 0 の評価・試験と、低速パラレル入力インタフェース 2 - 多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 - 低速パラレル出力インタフェース 1 0 の評価・試験とを、第 1 の折り返し経路 3 1 を用いることによって行うことができる。

【 0 0 4 9 】

さらに、電気・光変換部 4 と光・電気変換部 7 の一括評価・試験を行う場合には、光測定器等から P N パターン信号を光・電気変換部 7 に入力し、第 2 の折り返し経路 3 2 と電気・光変換部 4 を介して光測定器等に出力し、P N パターン信号を光測定器等の擬似ランダム検出機能を用いて評価する。

【 0 0 5 0 】

第 1 擬似ランダムパターン生成・検出部 2 5 を使用した上記評価・試験において、第 1 のセレクタ 2 4 で第 1 の擬似ランダムパターン生成器 2 3 の出力を選択し、第 1 の擬似ランダムパターン検出器 2 1 に P N 信号を入力することにより、第 1 の擬似ランダムパターン生成・検出部 2 5 において、擬似ランダムパターン生成機能と擬似ランダムパターン検出機能を同時に行うことができる。第 2 の擬似ランダムパターン生成・検出部 3 0 についても同様である。

【 0 0 5 1 】

光送受信器 1 を通常動作させる場合は、第 1 のセレクタ 2 4 は低速パラレル入力インタフェース 2 の出力を選択し、低速パラレル入力インタフェース 2 から通常のデータ電気信号を入力し、送信側経路 6 を素通りさせる。また、第 2 のセレクタ 2 9 は多重分離回路 8 の出力を選択し、受信部 9 に通常のデータ光信号を入力し、受信側経路 1 1 を素通りさせる。

【 0 0 5 2 】

図 2 は第 1 及び第 2 の擬似ランダムパターン生成器 2 3, 2 8 の構成を示すブロック図である。この例では、パラレルデータ数 1 6 本、PN 段数 3 1 段として説明する。図において、3 3 は 3 1 個の D タイプフリップフロップ (D F F) をパラレルに配置した第 1 のシフトレジスタ、3 4 は第 1 のシフトレジスタ 3 3 を初期化する初期化信号、3 5 は第 1 のシフトレジスタ 3 3 から出力される 3 1 本パラレルの第 1 の出力パラレル信号、3 6 は排他的論理和ゲートを配置した第 1 の E X O R 群、3 7 は第 1 の E X O R 群 3 6 から出力される 1 6 本パラレルに変換された第 1 の P N パターン出力信号、3 8 は第 1 の E X O R 群 3 6 から出力される 3 1 本パラレルに変換された第 2 の P N パターン出力信号である。

【 0 0 5 3 】

次に図 2 に示す第 1 及び第 2 の擬似ランダムパターン生成器 2 3, 2 8 の動作について説明する。

例えばオール「1」の初期化信号 3 4 によって適当に初期化された第 1 のシフトレジスタ 3 3 から出力される第 1 の出力パラレル信号 3 5 は、第 1 の E X O R 群 3 6 において 1 6 本パラレルの第 1 の P N パターン出力信号 3 7 と、3 1 本パラレルの第 2 の P N パターン出力信号 3 8 とに変換される。

【 0 0 5 4 】

第 2 の P N パターン出力信号 3 8 を第 1 のシフトレジスタ 3 3 にフィードバックすることにより、第 1 のシフトレジスタ 3 3 - 第 1 の出力パラレル信号 3 5 - 第 1 の E X O R 群 3 6 - 第 2 の P N パターン出力信号 3 8 - 第 1 のシフトレジスタ 3 3 というループで、次に初期化信号 3 4 が入力されるまで P N パターン信号は生成され続ける。第 1 の P N パターン出力信号 3 7 は光送受信器 1 のそれぞれの経路に挿入され、光送受信器 1 の評価に用いられる。

【 0 0 5 5 】

図 3 は第 1 及び第 2 の擬似ランダムパターン検出器 2 1, 2 6 の構成を示すブロック図である。図 2 に示す第 1 及び第 2 の擬似ランダムパターン生成器 2 3, 2 8 の例と同様に、パラレルデータ数 1 6 本、PN 段数 3 1 段として説明する。図 3 において、3 9 は 1 6 本パラレルの P N パターン入力信号、4 0 は D F F 1

6個を平行に配置した第2のシフトレジスタ、41は第2のシフトレジスタ40から出力される16本平行の第2の出力平行信号、42はPNパターン入力信号39と第2の出力平行信号41を並列に並べた32本平行信号である。

【0056】

また、図3において、43は第5のセクタ、44は第5のセクタ43の入力切替を行う選択信号、45はDFF31個を平行に配置した第3のシフトレジスタ、46は第2のEXOR群、47は16本平行の第3のPNパターン出力信号、48は31本平行の第4のPNパターン出力信号、49は第2の出力平行信号41と第3のPNパターン出力信号47の符号比較を行いエラーを検出するエラー検出器、50はエラー検出器49から出力されるエラー出力である。

【0057】

次に図3に示す第1及び第2の擬似ランダムパターン検出器21、26の動作について説明する。

図4は16並列のPNパターン入力信号39と第2の出力平行信号41を並列に並べた32本の平行信号を示す図である。PNパターン入力信号39と第2のシフトレジスタ40からの第2の出力平行信号41は、図4に示すように合わされて、32本平行信号42として第5のセクタ43に入力される。

【0058】

第5のセクタ43は選択信号44により32本平行信号42を選択し、第3のシフトレジスタ45に初期値として入力する。ただし、入力されるのは31本の平行信号で32本目の信号は入力されない。初期値として平行信号が第3のシフトレジスタ45に入力された後、第5のセクタ43は選択信号44によって入力信号を、第2のEXOR群46からの第4のPNパターン出力信号48に切り替える。

【0059】

第3のシフトレジスタ45から出力される平行信号は第2のEXOR群4

6に入力され、16本パレルの第3のPNパターン出力信号47と、31本パレルの第4のPNパターン出力信号48に変換される。この第4のPNパターン出力信号48は、第5のセクタ43を介して第3のシフトレジスタ45に入力されるので、上述した第1及び第2の擬似ランダムパターン生成器23、28の動作と同様に、次に初期値が入力されるまでPNパターンが生成され続ける。第3のPNパターン出力信号47と第2の出力パレル信号41は、エラー検出器49において符号比較され、両者の間に誤りが検出された場合はエラー出力50からエラー信号が出力される。

【0060】

以上のように、この実施の形態1によれば、光送受信器1が、送信側経路6に第1の擬似ランダムパターン検出器21と第1の擬似ランダムパターン生成器23を備え、受信側経路11に第2の擬似ランダムパターン検出器26と第2の擬似ランダムパターン生成器28を備えることにより、光送受信器1全体、送信側経路6、受信側経路11の評価・試験だけでなく、光送受信器1内部の個別部分の評価・試験が可能となり、光送受信器1内に不具合があった場合に、その不具合経路を特定することができるという効果が得られる。

【0061】

また、この実施の形態1によれば、第1及び第2の擬似ランダムパターン生成・検出部25、30はPNパターン信号の生成機能と検出機能を同時に動作させることで、複数の経路の評価・試験を同時に行うことができ、光送受信器1の評価・試験を効率的に行うことができるという効果が得られる。

【0062】

実施の形態2.

図5はこの発明の実施の形態2による光送受信器1の一体型擬似ランダムパターン生成・検出器(PN_GC)の構成を示すブロック図であり、図において、図2、図3と共通する部分には同一符号を付してその説明を省略する。

【0063】

図5に示す一体型擬似ランダムパターン生成・検出器の構成と、図3に示す第1及び第2の擬似ランダムパターン検出器21、26との構成の違いは、図5に

において、第3のシフトレジスタ45に、例えばオール「1」等の適当な初期値を与える初期化信号34が入力される点と、また、第3のPNパターン出力信号47が、エラー検出器49に入力されるのと共に、PNパターン生成機能によって生成されたPNパターン信号として出力される点である。ここで生成されたPNパターン信号は、図1に示す第1のセレクタ24あるいは第2のセレクタ29に入力される。

【0064】

次に動作について説明する。

図5において、この一体型擬似ランダムパターン生成・検出器を擬似ランダムパターン生成器として使用する場合には、第5のセレクタ43は第4のPNパターン出力信号48を選択し、初期化信号34から適当な初期値を第3のシフトレジスタ45に与えて16本パラレルの第3のPNパターン出力信号47を生成しPNパターン信号として出力する。

【0065】

また、図5において、この一体型擬似ランダムパターン生成・検出器を擬似ランダムパターン検出器として使用する場合には、第5のセレクタ43は32本パラレル信号42を選択し、初期値として第3のシフトレジスタ45に入力する。その後は実施の形態1の第1及び第2の擬似ランダムパターン検出器21、26と同様の動作でPNパターン信号を生成し、エラー検出器49において第3のPNパターン出力信号47と第2の出力パラレル信号41を比較し、両者に誤りがあった場合はエラー出力50からエラー信号を出力する。

【0066】

また、PNパターン信号は初期値として任意のPNパターン信号で生成することが可能なので、PNパターン信号検出時の初期値を用いてPNパターン信号の生成を開始すれば、この一体型擬似ランダムパターン生成・検出器において、同時にPNパターン信号の生成機能と検出機能を動作させることができる。

【0067】

以上のように、この実施の形態2によれば、一体型擬似ランダムパターン生成・検出器が、一つの回路で擬似ランダムパターン生成機能と検出機能を保有する

ことで、回路規模を抑え、低消費電力化を実現できるという効果が得られる。

【 0 0 6 8 】

また、この実施の形態 2 によれば、この一体型擬似ランダムパターン生成・検出器を、擬似ランダムパターンの生成機能と検出機能として同時に動作させることで、複数の経路の評価・試験を同時に行うことができ、光送受信器 1 の評価・試験を効率的に行うことができるという効果が得られる。

【 0 0 6 9 】

実施の形態 3.

図 6 はこの発明の実施の形態 3 による光送受信器の構成を示すブロック図であり、図 1、図 1 9 と共通する部分には同一符号を付してその説明を省略する。図 6 において、5 1 は実施の形態 2 で示した第 1 の一体型擬似ランダムパターン生成・検出器 (PN__GC)、5 2 は第 1 の一体型擬似ランダムパターン生成・検出器と同様の構成を持つ第 2 の一体型擬似ランダムパターン生成・検出器 (PN__GC) である。

【 0 0 7 0 】

なお、動作については、実施の形態 1 に説明されているものと同様であるので省略する。ただし、第 1 及び第 2 の一体型擬似ランダムパターン生成・検出器 5 1、5 2 は、実施の形態 1 による第 1 の擬似ランダムパターン検出器 2 1 と第 1 の擬似ランダムパターン生成器 2 3、第 2 の擬似ランダムパターン検出器 2 6 と第 2 の擬似ランダムパターン生成器 2 8 の両方の機能を共に兼ねている。

【 0 0 7 1 】

以上のように、この実施の形態 3 によれば、光送受信器 1 が、送信側経路 6 に第 1 の一体型擬似ランダムパターン生成・検出器 5 1 を備え、受信側経路 1 1 に第 2 の一体型擬似ランダムパターン生成・検出器 5 2 を備えることにより、光送受信器 1 全体、送信側経路 6、受信側経路 1 1 の評価・試験だけでなく、光送受信器 1 内部の個別部分の評価・試験が可能となり、光送受信器 1 内に不具合があった場合に、その不具合経路を特定することができるという効果が得られる。

【 0 0 7 2 】

また、この実施の形態 3 によれば、第 1、第 2 の一体型擬似ランダムパターン

生成・検出器 5 1, 5 2 を用いることにより、回路規模を抑え、低消費電力化した光送受信器 1 を実現できるという効果が得られる。

【 0 0 7 3 】

さらに、この実施の形態 3 によれば、第 1 及び第 2 の一体型擬似ランダムパターン生成・検出部 5 1, 5 2 は P N パターン信号の生成機能と検出機能を同時に動作させることで、複数の経路の評価・試験を同時に行うことができ、光送受信器 1 の評価・試験を効率的に行うことができるという効果が得られる。

【 0 0 7 4 】

実施の形態 4 .

図 7 はこの発明の実施の形態 4 による光送受信器 1 内の送信側経路 6 と受信側経路 1 1 に配置される第 1 の擬似ランダムパターン生成・検出部 2 5 と第 2 の擬似ランダムパターン生成・検出部 3 0 の構成を示すブロック図である。実施の形態 1 における図 1 の第 1 の擬似ランダムパターン生成・検出部 2 5、第 2 の擬似ランダムパターン生成・検出部 3 0 と共通する部分には、同一符号を付してその説明を省略し、光送受信器 1 としての構成は、図 1 と同様のため省略する。

【 0 0 7 5 】

図 1 と図 7 では、第 1 の擬似ランダムパターン生成・検出部 2 5 において、第 1 の擬似ランダムパターン検出器 2 1、第 1 の擬似ランダムパターン生成器 2 3 と、第 1 のセレクタ 2 4 の順序が逆であり、同様に第 2 の擬似ランダムパターン生成・検出部 3 0 において、第 2 の擬似ランダムパターン検出器 2 6、第 2 の擬似ランダムパターン生成器 2 8 と、第 2 のセレクタ 2 9 の順序が逆である点が異なっている。

【 0 0 7 6 】

次に動作について説明する。

ここでは、図 7 を用いて、送信側経路 6 に配置される第 1 の擬似ランダムパターン生成・検出部 2 5 の動作について説明するが、受信側経路 1 1 に配置される第 2 の擬似ランダムパターン生成・検出部 3 0 の動作についても同様である。また、光送受信器 1 全体の動作は実施の形態 1 に説明されているものと同様であるため省略する。

【 0 0 7 7 】

低速パラレル入力インタフェース 2 から入力された P N パターン信号は、第 1 のセレクタ 2 4 に入力された後に、第 1 の擬似ランダムパターン検出器 2 1 に入力されるため、低速パラレル入力インタフェース 2 - 第 1 のセレクタ 2 4 の経路の評価・試験を行うことができる。第 1 の擬似ランダムパターン検出器 2 1 は P N パターン信号を評価し誤りを検出する。

【 0 0 7 8 】

また、第 1 の擬似ランダムパターン生成器 2 3 で生成された P N パターン信号は第 1 のセレクタ 2 4 を介して、多重化回路 3 に入力されるため、第 1 のセレクタ 2 4 と多重化回路 3 を含めた経路の評価を行うことができる。

【 0 0 7 9 】

図 7 に示す第 1 の擬似ランダムパターン生成・検出部 2 5 では、各々の経路を評価・試験を行う際に、第 1 のセレクタ 2 4 を介しているので、第 1 のセレクタ 2 4 を重複して評価・試験を行うことになり、第 1 のセレクタ 2 4 をクロスチェックすることができる。

【 0 0 8 0 】

以上のように、この実施の形態 4 によれば、光送受信器 1 が、送信側経路 6 に第 1 の擬似ランダムパターン検出器 2 1、第 1 の擬似ランダムパターン生成器 2 3 を備え、受信側経路 1 1 に第 1 の擬似ランダムパターン検出器 2 6、第 2 の擬似ランダムパターン生成器 2 8 を備えることにより、光送受信器 1 全体、送信側経路 6、受信側経路 1 1 の評価・試験だけでなく、光送受信器 1 内部の個別部分の評価・試験が可能となり、光送受信器 1 内に不具合があった場合に、その不具合経路を特定することができるという効果が得られる。

【 0 0 8 1 】

また、この実施の形態 4 によれば、実施の形態 1 の光送受信器 1 では不可能であった、第 1 のセレクタ 2 4 又は第 2 のセレクタ 2 9 を含めた経路のクロスチェックを行うことができるという効果が得られる。

【 0 0 8 2 】

実施の形態 5.

この発明の実施の形態 5 による光送受信器 1 内の送信側経路 6 に配置される第 1 の擬似ランダムパターン生成・検出部 2 5 の構成を示すブロック図は、実施の形態 4 の図 7 における第 1 の擬似ランダムパターン検出器 2 1 と第 1 の擬似ランダムパターン生成器 2 3 を、実施の形態 3 の図 6 における第 1 の一体型擬似ランダムパターン生成・検出器 5 1 に置き換えたものであり、受信側経路 1 1 に配置される第 2 の擬似ランダムパターン生成・検出部 3 0 の構成も、第 2 の一体型擬似ランダムパターン生成・検出器 5 2 に置き換えたものである。

【 0 0 8 3 】

なお、動作の説明は実施の形態 4 の説明と同様であるので省略する。ただし、第 1 及び第 2 の一体型擬似ランダムパターン生成・検出器 5 1, 5 2 は、実施の形態 1 による第 1 の擬似ランダムパターン検出器 2 1 と第 1 の擬似ランダムパターン生成器 2 3、第 2 の擬似ランダムパターン検出器 2 6 と第 2 の擬似ランダムパターン生成器 2 8 の両方の機能を共に兼ねている。

【 0 0 8 4 】

以上のように、この実施の形態 5 によれば、光送受信器 1 が、送信側経路 6 に第 1 の一体型擬似ランダムパターン生成・検出器 5 1 を備え、受信側経路 1 1 に第 2 の一体型擬似ランダムパターン生成・検出器 5 2 を備えることにより、光送受信器 1 全体、送信側経路 6、受信側経路 1 1 の評価・試験だけでなく、光送受信器 1 内部の個別部分の評価・試験が可能となり、光送受信器 1 内に不具合があった場合に、その不具合経路を特定することができるという効果が得られる。

【 0 0 8 5 】

また、この実施の形態 5 によれば、実施の形態 1 の光送受信器 1 では不可能であった、第 1 のセレクタ 2 4 又は第 2 のセレクタ 2 9 を含めた経路のクロスチェックを行うことができるという効果が得られる。

【 0 0 8 6 】

さらに、この実施の形態 5 によれば、第 1 及び第 2 の一体型擬似ランダムパターン生成・検出器 5 1, 5 2 を用いることにより、回路規模を抑え、低消費電力化した第 1 及び第 2 の擬似ランダムパターン生成・検出部 2 5, 3 0 を実現できるという効果が得られる。

【 0 0 8 7 】

実施の形態 6.

図 8 はこの発明の実施の形態 6 による光送受信器 1 内の送信側経路 6 と受信側経路 1 1 に配置される第 1 の擬似ランダムパターン生成・検出部 2 5 と第 2 の擬似ランダムパターン生成・検出部 3 0 の構成を示すブロック図である。図において、5 3 a は入力される P N パターン信号と第 1 のセレクタ 2 4 の出力信号を選択する第 3 のセレクタであり、5 3 b は入力される P N パターン信号と第 2 のセレクタ 2 9 の出力信号を選択する第 4 のセレクタであり、その他は実施の形態 4 の図 7 に示す構成と同様である。また、光送受信器 1 の構成は、図 1 と同様のため省略する。

【 0 0 8 8 】

次に動作について説明する。

ここでは、図 8 を用いて、送信側経路 6 に配置される第 1 の擬似ランダムパターン生成・検出部 2 5 の動作について説明するが、受信側経路 1 1 に配置される第 2 の擬似ランダムパターン生成・検出部 3 0 の動作についても同様である。また、光送受信器 1 全体の動作は実施の形態 1 に説明されているものと同様であるため省略する。

【 0 0 8 9 】

低速パラレル入力インタフェース 2 の経路の評価・試験を行う場合には、P N パターン信号を低速パラレル入力インタフェース 2 に入力し、第 3 のセレクタ 5 3 a が低速パラレル入力インタフェース 2 からの P N パターン信号を選択して、第 1 の擬似ランダムパターン検出器 2 1 に入力する。

【 0 0 9 0 】

また、低速パラレル入力インタフェース 2 から第 1 のセレクタ 2 4 を含めた経路で評価・試験を行う場合は、P N パターン信号を低速パラレル入力インタフェース 2 に入力し、第 3 のセレクタ 5 3 a が第 1 のセレクタ 2 4 からの P N パターン信号を選択して、第 1 の擬似ランダムパターン検出器 2 1 に入力する。

【 0 0 9 1 】

さらに、第 1 の擬似ランダムパターン生成器 2 3 で生成された P N パターン信

号は第1のセレクタ24を介して、多重化回路3に入力されるため、第1のセレクタ24と多重化回路3を含めた経路の評価を行うことができる。

【0092】

さらに、第1のセレクタ24が第1の擬似ランダムパターン生成器23を選択し、第3のセレクタ53aが低速パラレル入力インタフェース2の出力を選択することにより、低速パラレル入力インタフェース2と、第1のセレクタ24－多重化回路3の経路の評価を同時に行うことができる。

【0093】

さらに、第1のセレクタ24と第3のセレクタ53aが低速パラレル入力インタフェース2の出力を選択することにより、低速パラレル入力インタフェース2と、低速パラレル入力インタフェース2－第1のセレクタ24－多重化回路3の経路の評価を同時に行うことができる。

【0094】

以上のように、この実施の形態6によれば、光送受信器1が、送信側経路6に第1の擬似ランダムパターン検出器21と、第1の擬似ランダムパターン生成器23を備え、受信側経路11に第2の擬似ランダムパターン検出器26と第2の擬似ランダムパターン生成器28を備えることにより、光送受信器1全体、送信側経路6、受信側経路11の評価・試験だけでなく、光送受信器1内部の個別部分の評価・試験が可能となり、光送受信器1内に不具合があった場合に、その不具合経路を特定することができるという効果が得られる。

【0095】

また、この実施の形態6によれば、第3のセレクタ53aで第1の擬似ランダムパターン検出器21に入力する信号を選択できるようにし、第4のセレクタ53bで第2の擬似ランダムパターン検出器26に入力する信号を選択できるようにしたことで、評価する経路に第1のセレクタ24、第2のセレクタ29を含めるか含めないかの選択が可能となるという効果が得られる。

【0096】

さらに、この実施の形態6によれば、第1及び第2の擬似ランダムパターン生成・検出部25、30はPNパターン信号の生成機能と検出機能を同時に動作さ

せることで、複数の経路の評価・試験を同時に行うことができ、光送受信器 1 の評価・試験を効率的に行うことができるという効果が得られる。

【 0 0 9 7 】

実施の形態 7.

この発明の実施の形態 7 による光送受信器 1 内の送信側経路 6 に配置される第 1 の擬似ランダムパターン生成・検出部 2 5 の構成を示すブロック図は、実施の形態 6 の図 8 における第 1 の擬似ランダムパターン検出器 2 1 と第 1 の擬似ランダムパターン生成器 2 3 を、実施の形態 3 の図 6 における第 1 の一体型擬似ランダムパターン生成・検出器 5 1 に置き換えたものであり、受信側経路 1 1 に配置される第 2 の擬似ランダムパターン生成・検出部 3 0 の構成も、第 2 の一体型擬似ランダムパターン生成・検出器 5 2 に置き換えたものである。

【 0 0 9 8 】

なお、動作の説明は実施の形態 6 の説明と同様であるので省略する。ただし、第 1 及び第 2 の一体型擬似ランダムパターン生成・検出器 5 1, 5 2 は、実施の形態 1 による第 1 の擬似ランダムパターン検出器 2 1 と第 1 の擬似ランダムパターン生成器 2 3、第 2 の擬似ランダムパターン検出器 2 6 と第 2 の擬似ランダムパターン生成器 2 8 の両方の機能を共に兼ねている。

【 0 0 9 9 】

以上のように、この実施の形態 7 によれば、光送受信器 1 が、送信側経路 6 に第 1 の一体型擬似ランダムパターン生成・検出器 5 1 を備え、受信側経路 1 1 に第 2 の一体型擬似ランダムパターン生成・検出器 5 2 を備えることにより、光送受信器 1 全体、送信側経路 6、受信側経路 1 1 の評価・試験だけではなく、光送受信器 1 内部の個別部分の評価・試験が可能となり、光送受信器 1 内に不具合があった場合に、その不具合経路を特定することができるという効果が得られる。

【 0 1 0 0 】

また、この実施の形態 7 によれば、第 3 のセレクタ 5 3 a で第 1 の一体型擬似ランダムパターン生成・検出器 5 1 に入力する信号を選択できるようにしたこと、評価する経路に第 1 のセレクタ 2 4 を含めるか含めないかの選択ができ、第 4 のセレクタ 5 3 b で第 2 の一体型擬似ランダムパターン生成・検出器 5 2 に入

力する信号を選択できるようにしたことで、評価する経路に第2のセレクタ29を含めるか含めないかの選択ができるという効果が得られる。

【0101】

さらに、この実施の形態7によれば、第1及び第2の一体型擬似ランダムパターン生成・検出器51, 52を用いることにより、回路規模を抑え、低消費電力化した第1及び第2の擬似ランダムパターン生成・検出部25, 30を実現できるという効果が得られる。

【0102】

さらに、この実施の形態7によれば、第1及び第2の擬似ランダムパターン生成・検出部25, 30はPNパターン信号の生成機能と検出機能を同時に動作させることで、複数の経路の評価・試験を同時に行うことができ、光送受信器1の評価・試験を効率的に行うことができるという効果が得られる。

【0103】

実施の形態8.

図9はこの発明の実施の形態8による多重化集積回路の構成を示すブロック図である。図において、54は多重化集積回路(MUX IC)で、多重化集積回路54内の構成部品は図1に示されているものと同様であり、同符号を用いその説明については省略する。

【0104】

次に動作について説明する。

低速パラレル入力インタフェース2から入力されるPNパターン信号を第1の擬似ランダムパターン生成・検出部25に inputs し、PNパターン信号の誤りの有無を調べることにより、低速パラレル入力インタフェース2の評価・試験を行うことができる。

【0105】

また、第1の擬似ランダムパターン生成・検出部25で生成されたPNパターン信号を、多重化回路3を介して多重化集積回路54外部の電気測定器等に入力し、電気測定器等のPNパターン信号検出機能を用いて誤りの有無を調べることにより、多重化回路3の評価・試験を行うことができる。

【 0 1 0 6 】

多重化集積回路 5 4 を通常に動作させる場合には、多重化集積回路 5 4 に入力されるデータ信号が、第 1 の擬似ランダムパターン生成・検出部 2 5 を素通りするようにすれば良い。

【 0 1 0 7 】

以上のように、この実施の形態 8 によれば、多重化集積回路 5 4 が第 1 の擬似ランダムパターン生成・検出部 2 5 を内蔵していることにより、多重化集積回路 5 4 内部経路の個別評価・試験を行うことができるという効果が得られる。

【 0 1 0 8 】

実施の形態 9.

図 1 0 はこの発明の実施の形態 9 による多重分離集積回路の構成を示すブロック図である。図において、5 5 は多重分離集積回路 (DEMUX IC) で、多重分離集積回路 5 5 内の構成部品は図 1 に示されているものと同様であり、同符号を用いその説明については省略する。

【 0 1 0 9 】

次に動作について説明する。

多重分離回路 8 からの P N パターン信号を第 2 の擬似ランダムパターン生成・検出部 3 0 に入力し、P N パターン信号の誤りの有無を調べることにより、多重分離回路 8 の評価・試験を行うことができる。

【 0 1 1 0 】

また、第 2 の擬似ランダムパターン生成・検出部 3 0 により生成された P N パターン信号を、低速パラレル出力インタフェース 1 0 を介して、多重分離集積回路 5 5 外部の電気測定器等に入力し、電気測定器等の P N パターン信号検出機能を用いて誤りの有無を調べることにより、低速パラレル出力インタフェース 1 0 の評価・試験を行うことができる。

【 0 1 1 1 】

多重分離集積回路 5 5 を通常に動作させる場合は、多重分離集積回路 5 5 に入力されるデータ信号が、第 2 の擬似ランダムパターン生成・検出部 3 0 を素通りするようにすれば良い。

【 0 1 1 2 】

以上のように、この実施の形態 9 によれば、多重分離集積回路 5 5 が第 2 の擬似ランダムパターン生成・検出部 3 0 を内蔵していることにより、多重分離集積回路 5 5 内部経路の個別評価・試験を行うことができるという効果が得られる。

【 0 1 1 3 】

実施の形態 1 0 .

図 1 1 はこの発明の実施の形態 1 0 による光送受信器の構成を示すブロック図である。図において、5 4 は実施の形態 8 の図 9 に示した多重化集積回路、5 5 は実施の形態 9 の図 1 0 に示した多重分離集積回路であり、図 1 に示されているのと同様の構成部品には、同符号をつけてその説明を省略する。

【 0 1 1 4 】

なお、動作の説明については、実施の形態 1 , 3 ~ 7 に説明されている光送受信器 1 と同様であるため省略する。

【 0 1 1 5 】

以上のように、この実施の形態 1 0 によれば、光送受信器 1 が、送信側経路 6 の多重化集積回路 5 4 内部に第 1 の擬似ランダムパターン生成・検出部 2 5 を備え、受信側経路 1 1 の多重分離集積回路 5 5 内部に第 2 の擬似ランダムパターン生成・検出部 3 0 を備えることにより、光送受信器 1 全体、送信側経路 6、受信側経路 1 1 の評価・試験だけでなく、光送受信器 1 内部及び多重化集積回路 5 4 内部、多重分離集積回路 5 5 内部の個別部分の評価・試験が可能となり、光送受信器 1 内に不具合があった場合に、その不具合経路を特定することができるという効果が得られる。

【 0 1 1 6 】

また、この実施の形態 1 0 によれば、第 1 及び第 2 の一体型擬似ランダムパターン生成・検出器 5 1 , 5 2 を用いる場合は、回路規模を抑えた第 1 及び第 2 の擬似ランダムパターン生成・検出部 2 5 , 3 0 を実現できるという効果が得られる。

【 0 1 1 7 】

さらに、この実施の形態 1 0 によれば、第 1 及び第 2 の擬似ランダムパターン

生成・検出部 2 5, 3 0 は P N パターン信号の生成機能と検出機能を同時に動作させることで、複数の経路の評価・試験を同時に行うことができ、光送受信器 1 の評価・試験を効率的に行うことができるという効果が得られる。

【 0 1 1 8 】

実施の形態 1 1 .

図 1 2 はこの発明の実施の形態 1 1 による一体型多重化／多重分離集積回路の構成を示すブロック図である。図において、5 6 は低速パラレル入力インタフェース 2 と第 1 の擬似ランダムパターン生成・検出部 2 5 と多重化回路 3 で構成された多重化部、5 7 は多重分離回路 8 と第 2 の擬似ランダムパターン生成・検出部 3 0 と低速パラレル出力インタフェース 1 0 で構成された多重分離部であり、5 8 は多重化部 5 6 と多重分離部 5 7 で構成された一体型多重化／多重分離集積回路 (M U X / D E M U X I C) である。図 1 に示されているのと同様の構成部品には、同符号をつけてその説明を省略する。

【 0 1 1 9 】

次に動作について説明する。

外部の電気測定器等から入力される P N パターン信号を、低速パラレル入力インタフェース 2 を介して第 1 の擬似ランダムパターン生成・検出部 2 5 に入力し、P N パターン信号の誤りの有無を調べることにより、低速パラレル入力インタフェース 2 の評価・試験を行うことができる。

【 0 1 2 0 】

また、入力される P N パターン信号を、第 1 の擬似ランダムパターン生成・検出部 2 5 を素通りさせ、多重化回路 3 と第 1 の折り返し経路 3 1 と多重分離回路 8 を介して第 2 の擬似ランダムパターン生成・検出部 3 0 に入力し、P N パターン信号の誤りの有無を調べることにより、多重化部 5 6 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 の経路の評価・試験を行うことができる。

【 0 1 2 1 】

さらに、入力される P N パターン信号を第 1 の擬似ランダムパターン生成・検出部 2 5 を素通りさせ、多重化回路 3 と第 1 の折り返し経路 3 1 を介して多重分離回路 8 に入力し、第 2 の擬似ランダムパターン生成・検出部 3 0 も素通りさせ

て、低速パラレル出力インタフェース 1 0 から外部の電気測定器等に出力し、電気測定器等の P N パターン信号検出機能を用いて、P N パターン信号の誤りの有無を調べることにより、多重化部 5 6 - 第 1 の折り返し経路 3 1 - 多重分離部 5 7 の経路の評価・試験を行うことができる。

【 0 1 2 2 】

さらに、第 1 の擬似ランダムパターン生成・検出部 2 5 により生成された P N パターン信号を、多重化回路 3 を介して外部の電気測定器等に入力し、電気測定器等の P N パターン信号検出機能を用いて、P N パターン信号の誤りの有無を調べることにより、多重化回路 3 の評価・試験を行うことができる。

【 0 1 2 3 】

さらに、第 1 の擬似ランダムパターン生成・検出部 2 5 により生成された P N パターン信号を、多重化回路 3 と第 1 の折り返し経路 3 1 と多重分離回路 8 を介して第 2 の擬似ランダムパターン生成・検出部 3 0 に入力し、P N パターン信号の誤りの有無を調べることにより、多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 の経路の評価・試験を行うことができる。

【 0 1 2 4 】

さらに、第 1 の擬似ランダムパターン生成・検出部 2 5 により生成された P N パターン信号を、多重化回路 3 と第 1 の折り返し経路 3 1 を介して多重分離回路 8 に入力し、第 2 の擬似ランダムパターン生成・検出部 3 0 を素通りさせ、低速パラレル出力インタフェース 1 0 から外部の電気測定器等に出力し、電気測定器等の P N パターン信号検出機能を用いて、P N パターン信号の誤りの有無を調べることにより、多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離部 5 7 の経路の評価・試験を行うことができる。

【 0 1 2 5 】

さらに、第 2 の擬似ランダムパターン生成・検出部 3 0 で生成された P N パターン信号を低速パラレル出力インタフェース 1 0 から外部の電気測定器等に出力し、電気測定器等の P N パターン信号検出機能を用いて、P N パターン信号の誤りの有無を調べることにより、低速パラレル出力インタフェース 1 0 の評価・試験を行うことができる。

【 0 1 2 6 】

以上のように、この実施の形態 1 1 によれば、一体型多重化／多重分離集積回路 5 8 が、第 1 の擬似ランダムパターン生成・検出部 2 5 と第 2 の擬似ランダムパターン生成・検出部 3 0 を内蔵していることにより、一体型多重化／多重分離集積回路 5 8 の内部経路の個別評価・試験を行うことができるという効果が得られる。

【 0 1 2 7 】

実施の形態 1 2.

図 1 3 はこの発明の実施の形態 1 2 による光送受信器の構成を示すブロック図である。図において、5 8 は実施の形態 1 1 の図 1 2 に示す一体型多重化／多重分離集積回路である。図 1 に示されているのと同様の構成部品には、同符号をつけてその説明を省略する。

【 0 1 2 8 】

動作の説明については、実施の形態 1 に説明されている光送受信器と同様であるため省略する。

【 0 1 2 9 】

以上のように、この実施の形態 1 2 によれば、光送受信器 1 が、一体型多重化／多重分離集積回路 5 8 内部の送信側経路 6 に第 1 の擬似ランダムパターン生成・検出部 2 5 を備え、受信側経路 1 1 に第 2 の擬似ランダムパターン生成・検出部 3 0 を備えることにより、光送受信器 1 全体、送信側経路 6、受信側経路 1 1 の評価・試験だけでなく、光送受信器 1 内部及び一体型多重化／多重分離集積回路 5 8 内部の個別部分の評価・試験が可能となり、光送受信器 1 内に不具合があった場合に、その不具合経路を特定することができるという効果が得られる。

【 0 1 3 0 】

また、この実施の形態 1 2 によれば、第 1 及び第 2 の一体型擬似ランダムパターン生成・検出器 5 1, 5 2 を用いる場合には、回路規模を抑えた第 1 及び第 2 の擬似ランダムパターン生成・検出部 2 5, 3 0 を実現できるという効果が得られる。

【 0 1 3 1 】

さらに、この実施の形態 1 2 によれば、第 1 及び第 2 の擬似ランダムパターン生成・検出部 2 5, 3 0 は P N パターン信号の生成機能と検出機能を同時に動作させることで、複数の経路の評価・試験を同時に行うことができ、光送受信器 1 の評価・試験を効率的に行うことができるという効果が得られる。

【 0 1 3 2 】

実施の形態 1 3.

図 1 4 はこの発明の実施の形態 1 3 による光送受信器 1 の評価・試験方法を示す図である。図 1 4 における光送受信器 1 の構成は簡略化して示し、図 1、図 1 9、図 2 2 と共通する部分には同一符号を付してその説明を省略する。

【 0 1 3 3 】

次に動作について説明する。

光送受信器 1 全体の動作は実施の形態 1 に説明されているものと同様であるため省略する。光測定器 1 7 の P N _ G により生成された P N パターン信号を第 2 の光ファイバ 1 6 を介して光送受信器 1 の光・電気変換部 7 に入力する。この P N パターン信号を第 2 の折り返し経路 3 2 を介して、電気・光変換部 4 から第 1 の光ファイバ 1 5 を介して光測定器 1 7 に入力し、光測定器 1 7 の P N _ C により、P N パターン信号の誤りの有無を調べることにより、第 2 の光ファイバ 1 6 - 光・電気変換部 7 - 電気・光変換部 4 - 第 1 の光ファイバ 1 5 の経路の評価・試験を行うことができる。

【 0 1 3 4 】

光測定器 1 7 の P N _ G により生成された P N パターン信号を、多重分離回路 8 を介して第 2 の擬似ランダムパターン生成・検出部 3 0 に入力し、P N パターン信号の誤りの有無を調べることにより、第 2 の光ファイバ 1 6 - 受信部 9 の経路の評価・試験を行うことができる。

【 0 1 3 5 】

光測定器 1 7 の P N _ G により生成された P N パターン信号を、第 2 の擬似ランダムパターン生成・検出部 3 0 を素通りさせ、一旦光送受信器 1 の外部に出力し、折り返し電気配線 2 0 を介して光送受信器 1 に再入力し、第 1 の擬似ランダムパターン生成・検出部 2 5 に入力し、P N パターン信号の誤りの有無を調べる

ことにより、第2の光ファイバ16-受信側経路11-折り返し電気配線20-低速パラレル入力インタフェース2の経路の評価・試験を行うことができる。

【0136】

光測定器17のPN_Gにより生成されたPNパターン信号を、第2の擬似ランダムパターン生成・検出部30及び第1の擬似ランダムパターン生成・検出部25を素通りさせ、送信部5から第1の光ファイバ15を介して光測定器17に入力し、光測定器17のPN_CによりPNパターン信号の誤りの有無を調べることにより、第2の光ファイバ16-受信側経路11-折り返し電気配線20-送信側経路6-第1の光ファイバ15の経路、つまり光ファイバ線路、光送受信器実装基板12を含めた光送受信器1全体の評価・試験を行うことができる。

【0137】

第2の擬似ランダムパターン生成・検出部30により生成されたPNパターン信号を光送受信器1の外部に出力し、折り返し電気配線20を介して光送受信器1に再入力し、第1の擬似ランダムパターン生成・検出部25に入力し、PNパターン信号の誤りの有無を調べることにより、低速パラレル出力インタフェース10-折り返し電気配線20-低速パラレル入力インタフェース2の経路の評価・試験を行うことができる。

【0138】

第2の擬似ランダムパターン生成・検出部30により生成されたPNパターン信号を、第1の擬似ランダムパターン生成・検出部25を素通りさせ、送信部5から第1の光ファイバ15を介して光測定器17に入力し、光測定器17のPN_CによりPNパターン信号の誤りの有無を調べることにより、低速パラレル出力インタフェース10-折り返し電気配線20-低速パラレル入力インタフェース2-送信部5-第1の光ファイバ15の経路の評価・試験を行うことができる。

【0139】

第1の擬似ランダムパターン生成・検出部25により生成されたPNパターン信号を、送信部5に入力し、第1の光ファイバ15を介して光測定器17に入力し、光測定器17のPN_CによりPNパターン信号の誤りの有無を調べるこ

により、送信部 5 - 第 1 の光ファイバ 1 5 の経路の評価・試験を行うことができる。

【 0 1 4 0 】

第 1 の擬似ランダムパターン生成・検出部 2 5 により生成された P N パターン信号を多重化回路 3 に入力し、第 1 の折り返し経路 3 1 と多重分離回路 8 を介して第 2 の擬似ランダムパターン生成・検出部 3 0 に入力し、P N パターン信号の誤りの有無を調べることにより、多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 の経路の評価・試験を行うことができる。

【 0 1 4 1 】

以上のように、この実施の形態 1 3 によれば、光送受信器 1 全体、送信側経路 6 全体、受信側経路 1 1 全体の評価だけでなく、光測定器 1 7 と光送受信器 1 に内蔵した第 1 及び第 2 の擬似ランダムパターン生成・検出部 2 5, 3 0 で区切られた各経路の個別評価・試験も行うことができるため、例えば不具合が存在した場合に、その不具合が存在する経路を特定することが可能な光送受信器 1 の評価・試験方法を実現できるという効果が得られる。

【 0 1 4 2 】

実施の形態 1 4 .

この発明の実施の形態 1 4 による光送受信器の評価・試験方法を示す図は、実施の形態 1 3 の図 1 4 に示す光測定器 1 7 を、正常に動作する別の光送受信器 1 に置き換えたものである。光測定器 1 7 の代わりとなる光送受信器 1 の送信部 5 は、第 2 の光ファイバ 1 6 を介して測定される光送受信器 1 の受信部 9 に接続され、測定される光送受信器 1 の送信部 5 は、第 1 の光ファイバ 1 5 を介して光測定器 1 7 の代わりとなる光送受信器 1 の受信部 9 に接続される。

【 0 1 4 3 】

なお、動作の説明は実施の形態 1 3 と同様であるため省略する。

【 0 1 4 4 】

以上のように、この実施の形態 1 4 によれば、光送受信器 1 全体、送信側経路 6 全体、受信側経路 1 1 全体の評価だけでなく、光測定器 1 7 の代わりとなる光送受信器 1 と測定される光送受信器 1 に内蔵した第 1 及び第 2 の擬似ランダムパ

ターン生成・検出部 25, 30 で区切られた各経路の個別評価・試験も行うことができるため、例えば不具合が存在した場合に、その不具合が存在する経路を特定することが可能な光送受信器 1 の評価・試験方法を実現できるという効果が得られる。

【0145】

また、この実施の形態 14 によれば、光測定器 17 の代わりに正常に動作する別の光送受信器 1 を用いることにより、評価・試験系の小型化が可能な光送受信器 1 の評価・試験方法を実現できるという効果が得られる。

【0146】

実施の形態 15.

図 15 はこの発明の実施の形態 15 による光送受信器の評価・試験方法を示す図である。図 15 における光送受信器 1 の構成は簡略化して示し、図 1、図 19、図 21 と共通する部分には同一符号を付してその説明を省略する。

【0147】

次に動作について説明する。

光送受信器 1 全体の動作は実施の形態 1 に説明されているものと同様であるため省略する。電気測定器 18 の PN_G により生成された PN パターン信号を、入力電気配線 13 を介して光送受信器 1 の低速パラレル入力インタフェース 2 に入力する。PN パターン信号を第 1 の擬似ランダムパターン生成・検出部 25 に入力し、PN パターン信号の誤りの有無を調べることにより、入力電気配線 13 - 低速パラレル入力インタフェース 2 の経路の評価・試験を行うことができる。

【0148】

また、電気測定器 18 の PN_G により生成された PN パターン信号を、第 1 の擬似ランダムパターン生成・検出部 25 を素通りさせ、第 1 の折り返し経路 31 を介して第 2 の擬似ランダムパターン生成・検出部 30 に入力し、PN パターン信号の誤りの有無を調べることにより、入力電気配線 13 - 低速パラレル入力インタフェース 2 - 多重化回路 3 - 第 1 の折り返し経路 31 - 多重分離回路 8 の経路の評価・試験を行うことができる。

【0149】

さらに、電気測定器 1 8 の P N _ G により生成された P N パターン信号を、第 1 の擬似ランダムパターン生成・検出部 2 5 を素通りさせ、第 1 の折り返し経路 3 1 を経由させ、第 2 の擬似ランダムパターン生成・検出部 3 0 を素通りさせ、出力電気配線 1 4 を介して電気測定器 1 8 に入力し、電気測定器 1 8 の P N _ C により P N パターン信号の誤りの有無を調べることにより、入力電気配線 1 3 - 低速パラレル入力インタフェース 2 - 多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 - 低速パラレル出力インタフェース 1 0 - 出力電気配線 1 4 の経路の試験・評価を行うことができる。

【 0 1 5 0 】

さらに、電気測定器 1 8 の P N _ G により生成された P N パターン信号を、第 1 の擬似ランダムパターン生成・検出部 2 5 を素通りさせ、送信部 5 から光送受信器 1 の外部に出力し、折り返し光ファイバ 1 9 を介して光送受信器 1 に再入力し、第 2 の擬似ランダムパターン生成・検出部 3 0 に入力し、P N パターン信号の誤りの有無を調べることにより、入力電気配線 1 3 - 送信側経路 6 - 折り返し光ファイバ 1 9 - 多重分離回路 8 の経路の評価・試験を行うことができる。

【 0 1 5 1 】

さらに、電気測定器 1 8 の P N _ G により生成された P N パターン信号を、第 1 の擬似ランダムパターン生成・検出部 2 5 を素通りさせ、折り返し光ファイバ 1 9 を経由させ、第 2 の擬似ランダムパターン生成・検出部 3 0 を素通りさせ、出力電気配線 1 4 を介して電気測定器 1 8 に入力し、電気測定器 1 8 の P N _ C により P N パターン信号の誤りの有無を調べることにより、入力電気配線 1 3 - 送信側経路 6 - 折り返し光ファイバ 1 9 - 受信側経路 1 1 - 出力電気配線 1 4 の経路、つまり評価・試験系、光送受信器実装基板 1 2 を含めた光送受信器 1 全体の評価・試験を行うことができる。

【 0 1 5 2 】

さらに、第 1 の擬似ランダムパターン生成・検出部 2 5 により生成された P N パターン信号を多重化回路 3、第 1 の折り返し経路 3 1、多重分離回路 8 を経て第 2 の擬似ランダムパターン生成・検出部 3 0 に入力し、P N パターン信号の誤りの有無を調べることにより、多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分

離回路 8 の経路の評価・試験を行うことができる。

【 0 1 5 3 】

さらに、第 1 の擬似ランダムパターン生成・検出部 2 5 により生成された P N パターン信号を、多重化回路 3、第 1 の折り返し経路 3 1 を介して多重分離回路 8 に入力し、第 2 の擬似ランダムパターン生成・検出部 3 0 を素通りさせ、出力電気配線 1 4 を介して電気測定器 1 8 に入力し、電気測定器 1 8 の P N _ C により P N パターン信号の誤りの有無を調べることにより、多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 - 低速パラレル出力インタフェース 1 0 - 出力電気配線 1 4 の経路の評価・試験を行うことができる。

【 0 1 5 4 】

さらに、第 1 の擬似ランダムパターン生成・検出部 2 5 により生成された P N パターン信号を、送信部 5 から光送受信器 1 の外部に出力し、折り返し光ファイバ 1 9 を介して受信部 9 に再入力し、第 2 の擬似ランダムパターン生成・検出部 3 0 に入力し、P N パターン信号の誤りの有無を調べることにより、送信部 5 - 折り返し光ファイバ 1 9 - 受信部 9 の経路の評価・試験を行うことができる。

【 0 1 5 5 】

さらに、第 1 の擬似ランダムパターン生成・検出部 2 5 により生成された P N パターン信号を、送信部 5 から光送受信器 1 の外部に出力し、折り返し光ファイバ 1 9 を介して受信部 9 に再入力し、第 2 の擬似ランダムパターン生成・検出部 3 0 を素通りさせ、出力電気配線 1 4 を介して電気測定器 1 8 に入力し、電気測定器 1 8 の P N _ C により P N パターン信号の誤りの有無を調べることにより、送信部 5 - 折り返し光ファイバ 1 9 - 受信側経路 1 1 - 出力電気配線 1 4 の経路の評価・試験を行うことができる。

【 0 1 5 6 】

さらに、第 2 の擬似ランダムパターン生成・検出部 3 0 により生成された P N パターン信号を出力電気配線 1 4 を介して電気測定器 1 8 に入力し、電気測定器 1 8 の P N _ C により P N パターン信号の誤りの有無を調べることにより、低速パラレル出力インタフェース 1 0 - 出力電気配線 1 4 の経路の評価・試験を行うことができる。

【 0 1 5 7 】

さらに、第 2 の擬似ランダムパターン生成・検出部 3 0 により生成された P N パターン信号を低速パラレル出力インタフェース 1 0 から出力し、折り返し電気配線 2 0、低速パラレル入力インタフェース 2 を介して第 1 の擬似ランダムパターン生成・検出部 2 5 に入力し、P N パターン信号の誤りの有無を調べることに
より、低速パラレル出力インタフェース 1 0 - 折り返し電気配線 2 0 - 低速パラレル入力インタフェース 2 の経路の評価・試験を行うことができる。

【 0 1 5 8 】

以上のように、この実施の形態 1 5 によれば、光送受信器 1 全体、送信側経路 6 全体、受信側経路 1 1 全体の評価だけでなく、電気測定器 1 8 と光送受信器 1 に内蔵した第 1 及び第 2 の擬似ランダムパターン生成・検出部 2 5、3 0 で区切られた各経路の個別評価・試験も行うことができるため、例えば不具合が存在した場合に、その不具合が存在する経路を特定することが可能な光送受信器 1 の評価・測定方法を実現できるという効果が得られる。

【 0 1 5 9 】

実施の形態 1 6.

この発明の実施の形態 1 6 による光送受信器の評価・試験方法を示す図は、実施の形態 1 5 の図 1 5 に示す電気測定器 1 8 を、正常に動作する別の光送受信器 1 に置き換えたものである。電気測定器 1 8 の代わりとなる光送受信器 1 の低速パラレル出力インタフェース 1 0 は、入力電気配線 1 3 を介して測定される光送受信器 1 に接続され、測定される光送受信器 1 の低速パラレル出力インタフェース 1 0 は出力電気配線 1 4 を介して電気測定器 1 8 の代わりとなる光送受信器 1 に接続される。

【 0 1 6 0 】

なお、動作の説明は実施の形態 1 5 と同様であるため省略する。

【 0 1 6 1 】

以上のように、この実施の形態 1 6 によれば、光送受信器 1 全体、送信側経路 6 全体、受信側経路 1 1 全体の評価だけでなく、電気測定器 1 8 の代わりとなる光送受信器 1 と測定される光送受信器 1 に内蔵した第 1 及び第 2 の擬似ランダム

パターン生成・検出部 25, 30 で区切られた各経路の個別評価・試験も行うことができるため、例えば不具合が存在した場合に、その不具合が存在する経路を特定することが可能な光送受信器 1 の評価・測定方法を実現できるという効果が得られる。

【0162】

また、この実施の形態 16 によれば、電気測定器 18 の代わりに正常に動作する別の光送受信器 1 を用いることにより、評価・試験系の小型化を実現できるという効果が得られる。

【0163】

実施の形態 17.

図 16 はこの発明の実施の形態 17 による光送受信器の評価・試験方法を示す図である。図 16 における光送受信器 1 の構成は簡略化して示しており、図 1、図 19、図 21、図 22 と共通する部分には同一符号を付してその説明を省略する。

【0164】

次に動作について説明する。

光送受信器 1 全体の動作は実施の形態 1 に説明されているものと同様であるため省略する。第 1 の擬似ランダムパターン生成・検出部 25 により生成された PN パターン信号を多重化回路 3、第 1 の折り返し経路 31、多重分離回路 8 を経て第 2 の擬似ランダムパターン生成・検出部 30 に入力し、PN パターン信号の誤りの有無を調べることにより、多重化回路 3 - 第 1 の折り返し経路 31 - 多重分離回路 8 の経路の評価・試験を行うことができる。

【0165】

また、第 1 の擬似ランダムパターン生成・検出部 25 により生成された PN パターン信号を、送信部 5 から光送受信器 1 の外部に出力し、折り返し光ファイバ 19 を介して受信部 9 に再入力し、第 2 の擬似ランダムパターン生成・検出部 30 に入力し、PN パターン信号の誤りの有無を調べることにより、送信部 5 - 折り返し光ファイバ 19 - 受信部 9 の経路の評価・試験を行うことができる。

【0166】

さらに、第 1 の擬似ランダムパターン生成・検出部 2 5 により生成された P N パターン信号を、送信部 5 から光送受信器 1 の外部に出力し、折り返し光ファイバ 1 9 を介して受信部 9 に再入力し、第 2 の擬似ランダムパターン生成・検出部 3 0 を素通りさせ、出力電気配線 1 4 を介して低速パラレル入力インタフェース 2 に入力し、第 1 の擬似ランダムパターン生成・検出部 2 5 に入力し、P N パターン信号の誤りの有無を調べることにより、送信部 5 - 折り返し光ファイバ 1 9 - 受信側経路 1 1 - 折り返し電気配線 2 0 - 低速パラレル入力インタフェース 2 の経路、つまり評価・試験系、光送受信器実装基板 1 2 を含めた光送受信器 1 全体の評価・試験を行うことができる。

【 0 1 6 7 】

ただし、実施の形態 4, 5 に説明されている第 1 の擬似ランダムパターン生成・検出部 2 5 を用いる場合は、ひとつの擬似ランダムパターン生成・検出部で同時に擬似ランダムパターンの生成と検出を行うことができないため、送信部 5 - 折り返し光ファイバ 1 9 - 受信側経路 1 1 - 折り返し電気配線 2 0 - 低速パラレル入力インタフェース 2 の経路の評価を行うことはできない。

【 0 1 6 8 】

さらに、第 2 の擬似ランダムパターン生成・検出部 3 0 により生成された P N パターン信号を、低速パラレル出力インタフェース 1 0 から出力し、折り返し電気配線 2 0 を介して、低速パラレル入力インタフェース 2 に再入力し、第 1 の擬似ランダムパターン生成・検出部 2 5 に入力し、P N パターン信号の誤りの有無を調べることにより、低速パラレル出力インタフェース 1 0 - 折り返し電気配線 2 0 - 低速パラレル入力インタフェース 2 の経路の評価・試験を行うことができる。

【 0 1 6 9 】

さらに、第 2 の擬似ランダムパターン生成・検出部 3 0 により生成された P N パターン信号を、折り返し電気配線 2 0 を介して、低速パラレル入力インタフェース 2 に入力し、第 1 の擬似ランダムパターン生成・検出部 2 5 を素通りさせ、多重化回路 3、第 1 の折り返し経路 3 1、多重分離回路 8 を介して、第 2 の擬似ランダムパターン生成・検出部 3 0 に入力し、P N パターン信号の誤りを調べる

ことにより、低速パラレル出力インタフェース 1 0 - 折り返し電気配線 2 0 - 低速パラレル入力インタフェース 2 - 多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 の経路の評価・試験を行うことができる。

【 0 1 7 0 】

さらに、第 2 の擬似ランダムパターン生成・検出部 3 0 により生成された P N パターン信号を、折り返し電気配線 2 0 を介して、低速パラレル入力インタフェース 2 に入力し、第 1 の擬似ランダムパターン生成・検出部 2 5 を素通りさせ、送信部 5 から光送受信器 1 の外部に出力し、折り返し光ファイバ 1 9 を介して受信部 9 に入力し、第 2 の擬似ランダムパターン生成・検出部 3 0 に入力し、P N パターン信号の誤りの有無を調べることにより、低速パラレル出力インタフェース 1 0 - 折り返し電気配線 2 0 - 送信側経路 6 - 折り返し光ファイバ 1 9 - 受信部 9 の経路、つまり評価・試験系、光送受信器基板 1 2 を含めた光送受信器 1 全体の評価・試験を行うことができる。

【 0 1 7 1 】

ただし、実施の形態 4, 5 に説明されている第 2 の擬似ランダムパターン生成・検出部 3 0 を用いる場合は、ひとつの擬似ランダムパターン生成・検出部で同時に擬似ランダムパターンの生成と検出を行うことができないため、低速パラレル出力インタフェース 1 0 - 折り返し電気配線 2 0 - 低速パラレル入力インタフェース 2 - 多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 の経路や、低速パラレル出力インタフェース 1 0 - 折り返し電気配線 2 0 - 送信側経路 6 - 折り返し光ファイバ 1 9 - 受信部 9 の経路の評価を行うことはできない。

【 0 1 7 2 】

以上のように、この実施の形態 1 7 によれば、光送受信器 1 全体、送信側経路 6 全体、受信側経路 1 1 全体の評価だけでなく、光送受信器 1 に内蔵した第 1 及び第 2 の擬似ランダムパターン生成・検出部 2 5, 3 0 で区切られた各経路の個別評価・試験も行うことができるため、例えば不具合が存在した場合に、その不具合が存在する経路を特定することが可能な光送受信器 1 の評価・測定方法を実現できるという効果が得られる。

【 0 1 7 3 】

また、この実施の形態 17 によれば、評価される光送受信器 1 単体で自らの評価・試験を行うことができるため、評価・試験系の小型化を実現できるという効果が得られる。

【0174】

実施の形態 18.

図 17 はこの発明の実施の形態 18 による光送受信器の評価・試験方法及び光送受信器とフレーム回路の接続の評価・試験方法を示す図である。図 17 における光送受信器 1 の構成は簡略化して示しており、図 1、図 19、図 21、図 22 と共通する部分には同一符号を付してその説明を省略する。

【0175】

図 17 において、59 は所定のフォーマットのフレームパターンを生成して送受信を行うフレーム回路、60 はフレーム回路 59 の入力部から出力部へと折り返す第 3 の折り返し経路、61 は光送受信器 1 とフレーム回路 59 を実装、接続するインタフェース基板である。インタフェース基板 61 は光送受信器 1 への信号の入力電気配線 13 と、出力電気配線 14 と、出力電気配線 14 から入力電気配線 13 へと折り返す折り返し電気配線 20 を備えている。

【0176】

次に動作について説明する。

光送受信器 1 単体の評価・試験は実施の形態 17 に説明したものと同様であり省略する。

【0177】

次にフレーム回路 59 と光送受信器 1 との接続評価・試験について説明する。例えばフレーム回路 59 が PN_G と PN_C を持つ場合は、フレーム回路 59 の PN_G により生成された PN パターン信号を光送受信器 1 に入力し、第 1 の擬似ランダムパターン生成・検出部 25 において、PN パターン信号の誤りの有無を調べることにより、フレーム回路 59 - 入力電気配線 13 - 低速パラレル入カインタフェース 2 の経路の評価・試験を行うことができる。

【0178】

また、フレーム回路 59 の PN_G により生成された PN パターン信号を、第

1の擬似ランダムパターン生成・検出部25を素通りさせて、多重化回路3、第1の折り返し経路31、多重分離回路8を介して第2の擬似ランダムパターン生成・検出部30において、PNパターン信号の誤りの有無を調べることによって、フレーマ回路59－入力電気配線13－低速平行入力インタフェース2－多重化回路3－第1の折り返し経路31－多重分離回路8の経路の評価・試験ができる。

【0179】

さらに、フレーマ回路59のPN_Gにより生成されたPNパターン信号を、第1の擬似ランダムパターン生成・検出部25を素通りさせて、多重化回路3、第1の折り返し経路31を介して多重分離回路8に入力し、第2の擬似ランダムパターン生成・検出部30を素通りさせ、光送受信器1から出力し、フレーマ回路59のPN_CによりPNパターン信号の誤りの有無を調べることによって、フレーマ回路59－入力電気配線13－低速平行入力インタフェース2－多重化回路3－第1の折り返し経路31－多重分離回路8－低速平行出力インタフェース10－出力電気配線14－フレーマ回路59の経路の評価・試験を行うことができる。

【0180】

さらに、フレーマ回路59のPN_Gにより生成されたPNパターン信号を、第1の擬似ランダムパターン生成・検出部25を素通りさせて、送信部5、折り返し光ファイバ19を介して受信部9に入力し、第2の擬似ランダムパターン生成・検出部30を素通りさせ、光送受信器1から出力し、フレーマ回路59のPN_CによりPNパターン信号の誤りの有無を調べることによって、フレーマ回路59－入力電気配線13－送信側経路6－折り返し光ファイバ19－受信側経路11－出力電気配線14－フレーマ回路59の経路で評価・試験を行うことができる。

【0181】

図18はフレーマ回路59が生成するフレームパターンを示す図である。フレーマ回路59が、例えば図18に示すように、フレームパターン内にPNパターン信号を埋め込んで、PNパターン信号内蔵フレームパターンの生成・検出を行

う場合には、光送受信器 1 に内蔵されている第 1 及び第 2 の擬似ランダムパターン生成・検出部 2 5, 3 0 では検出が不可能なので、PN パターン内蔵フレームパターンを、第 1 の擬似ランダムパターン生成・検出部 2 5 及び第 2 の擬似ランダムパターン生成・検出部 3 0 を素通りさせて評価・試験を行う。

【0 1 8 2】

すなわち、折り返し光ファイバ 1 9 あるいは第 1 の折り返し経路 3 1 を経由させることにより、フレーム回路 5 9 - 入力電気配線 1 3 - 低速平行入力インタフェース 2 - 多重化回路 3 - 第 1 の折り返し経路 3 1 - 多重分離回路 8 - 低速平行出力インタフェース 1 0 - 出力電気配線 1 4 - フレーム回路 5 9 の経路、あるいはフレーム回路 5 9 - 入力電気配線 1 3 - 送信側経路 6 - 折り返し光ファイバ 1 9 - 受信側経路 1 1 - 出力電気配線 1 4 - フレーム回路 5 9 の経路で評価・試験を行うことができる。

【0 1 8 3】

また、フレーム回路 5 9 が、PN__G と PN__C を持たない場合は、第 2 の擬似ランダムパターン生成・検出部 3 0 により生成された PN パターン信号を、出力電気配線 1 4 を介してフレーム回路 5 9 に入力し、第 3 の折り返し経路 6 0、入力電気配線 1 3 を介して光送受信器 1 に再入力し、第 1 の擬似ランダムパターン生成・検出部 2 5 において、PN パターン信号の誤りの有無を調べることによって、低速平行出力インタフェース 1 0 - 出力電気配線 1 4 - フレーム回路 5 9 内の第 3 の折り返し経路 6 0 - 入力電気配線 1 3 - 低速平行入力インタフェース 2 の経路の評価・試験を行うことができる。

【0 1 8 4】

以上のように、この実施の形態 1 8 によれば、光送受信器 1 全体、送信側経路 6 全体、受信側経路 1 1 全体の評価だけでなく、フレーム回路 5 9 と光送受信器 1 に内蔵した第 1 及び第 2 の擬似ランダムパターン生成・検出部 2 5, 3 0 で区切られた各経路の個別評価・試験も行うことができるため、例えば不具合が存在した場合に、その不具合が存在する経路を特定することが可能な光送受信器の評価・測定方法を実現できるという効果が得られる。

【0 1 8 5】

また、この実施の形態 1 8 によれば、評価される光送受信器 1 単体で自らの評価・試験を行うことができるため、評価・試験系の小型化を実現できるという効果が得られる。

【 0 1 8 6 】

さらに、この実施の形態 1 8 によれば、フレーマ回路 5 9 と接続しているので、フレーマ回路 5 9 と光送受信器 1 の接続評価・試験を同時に行うことができるという効果が得られる。

【 0 1 8 7 】

【発明の効果】

以上のように、この発明によれば、送信側経路に第 1 の擬似ランダムパターン生成器と第 1 の擬似ランダムパターン検出器とを備え、受信側経路に第 2 の擬似ランダムパターン生成器と第 2 の擬似ランダムパターン検出器とを備え、擬似ランダムパターン信号を送信側経路から受信側経路へ送信する第 1 の折り返し経路と、擬似ランダムパターン信号を受信側経路から送信側経路へ送信する第 2 の折り返し経路とを備えたことにより、光送受信器全体、送信側経路、受信側経路の評価・試験だけでなく、光送受信器内部の個別部分の評価・試験が可能となり、光送受信器内に不具合があった場合に、その不具合経路を特定することができるという効果がある。

【 0 1 8 8 】

この発明によれば、送信側経路において、入力インタフェースからの電気信号、又は第 1 の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択して、第 1 の擬似ランダムパターン検出器に出力する第 1 のセレクタを備え、受信側経路において、多重分離回路からの電気信号、又は第 2 の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択して、第 2 の擬似ランダムパターン検出器に出力する第 2 のセレクタを備えたことにより、光送受信器全体、送信側経路、受信側経路の評価・試験だけでなく、光送受信器内部の個別部分の評価・試験が可能となり、光送受信器内に不具合があった場合に、その不具合経路を特定することができるという効果がある。

【 0 1 8 9 】

この発明によれば、送信側経路において、入力インタフェースからの電気信号、又は第1の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択する第1のセレクタと、入力インタフェースからの電気信号、又は第1のセレクタの出力を選択して、第1の擬似ランダムパターン検出器に出力する第3のセレクタとを備え、受信側経路において、多重分離回路からの電気信号、又は第2の擬似ランダムパターン生成器からの擬似ランダムパターン信号を選択する第2のセレクタと、多重分離回路からの電気信号、又は第2のセレクタの出力を選択して、第2の擬似ランダムパターン検出器に出力する第4のセレクタとを備えたことにより、光送受信器全体、送信側経路、受信側経路の評価・試験だけでなく、光送受信器内部の個別部分の評価・試験が可能となり、光送受信器内に不具合があった場合に、その不具合経路を特定することができると共に、評価する経路に第1のセレクタ、第2のセレクタを含めるか含めないかの選択が可能となるという効果がある。

【0190】

この発明によれば、第1の擬似ランダムパターン生成器と第1の擬似ランダムパターン検出器を一つの回路で構成した第1の一体型擬似ランダムパターン生成・検出器とし、第2の擬似ランダムパターン生成器と第2の擬似ランダムパターン検出器を一つの回路で構成した第2の一体型擬似ランダムパターン生成・検出器とすることにより、回路規模を抑え低消費電力化した光送受信器を実現できるという効果がある。

【0191】

この発明によれば、第1及び第2の一体型擬似ランダムパターン生成・検出器が、入力された擬似ランダムパターン信号を初期値として入力することにより、エラー検出比較用の擬似ランダムパターン信号を生成し、生成されたエラー検出比較用の擬似ランダムパターン信号と入力した擬似ランダムパターン信号を比較することで、擬似ランダムパターン検出を行い、所定の初期化信号により、又は入力された擬似ランダムパターン信号を初期値として入力することにより、擬似ランダムパターン信号を生成することで、擬似ランダムパターン生成を行うことにより、回路規模を抑え低消費電力化を実現できるという効果がある。

【 0 1 9 2 】

この発明によれば、入力インタフェース、第1の擬似ランダムパターン生成器、第1の擬似ランダムパターン検出器、及び多重化回路を集積して多重化集積回路とし、多重分離回路、第2の擬似ランダムパターン生成器、第2の擬似ランダムパターン検出器、及び出力インタフェースを集積して多重分離集積回路とすることにより、光送受信器全体、送信側経路、受信側経路の評価・試験だけでなく、光送受信器内部及び多重化集積回路内部、多重分離集積回路内部の個別部分の評価・試験が可能となり、光送受信器内に不具合があった場合に、その不具合経路を特定することができるという効果がある。

【 0 1 9 3 】

この発明によれば、入力インタフェース、第1の擬似ランダムパターン生成器、第1の擬似ランダムパターン検出器、多重化回路、多重分離回路、第2の擬似ランダムパターン生成器、第2の擬似ランダムパターン検出器、出力インタフェース、及び第1の折り返し経路を一体に集積して一体型多重化／多重分離集積回路とすることにより、光送受信器全体、送信側経路、受信側経路の評価・試験だけでなく、光送受信器内部及び一体型多重化／多重分離集積回路内部の個別部分の評価・試験が可能となり、光送受信器内に不具合があった場合に、その不具合経路を特定することができるという効果がある。

【 0 1 9 4 】

この発明によれば、多重化集積回路が、入力インタフェースと、多重化回路と、擬似ランダムパターン生成器と、擬似ランダムパターン検出器とを備えたことにより、多重化集積回路内部経路の個別評価・試験を行うことができるという効果がある。

【 0 1 9 5 】

この発明によれば、多重化集積回路における擬似ランダムパターン生成器と擬似ランダムパターン検出器を一つの回路で構成した一体型擬似ランダムパターン生成・検出器とすることにより、回路規模を抑え低消費電力化することができるという効果がある。

【 0 1 9 6 】

この発明によれば、多重分離集積回路が、多重分離回路と、出力インタフェースと、擬似ランダムパターン生成器と、擬似ランダムパターン検出器とを備えたことにより、多重分離集積回路内部経路の個別評価・試験を行うことができるという効果がある。

【 0 1 9 7 】

この発明によれば、多重分離集積回路における擬似ランダムパターン生成器と擬似ランダムパターン検出器を一つの回路で構成した一体型擬似ランダムパターン生成・検出器とすることにより、回路規模を抑え低消費電力化することができるという効果がある。

【 0 1 9 8 】

この発明によれば、一体型多重化／多重分離集積回路が、入力インタフェース、多重化回路、第1の擬似ランダムパターン生成器、第1の擬似ランダムパターン検出器を有する多重化部と、多重分離回路、出力インタフェース、第2の擬似ランダムパターン生成器、第2の擬似ランダムパターン検出器を有する多重分離部と、擬似ランダムパターン信号を多重化回路から多重分離回路に送信する折り返し経路とを備えたことより、一体型多重化／多重分離集積回路の内部経路の個別評価・試験を行うことができるという効果がある。

【 0 1 9 9 】

この発明によれば、一体型多重化／多重分離集積回路における第1の擬似ランダムパターン生成器と第1の擬似ランダムパターン検出器を一つの回路で構成した第1の一体型擬似ランダムパターン生成・検出器とし、第2の擬似ランダムパターン生成器と第2の擬似ランダムパターン検出器を一つの回路で構成した第2の一体型擬似ランダムパターン生成・検出器とすることにより、回路規模を抑え低消費電力化することができるという効果がある。

【 0 2 0 0 】

この発明によれば、第1の擬似ランダムパターン生成器、第1の擬似ランダムパターン検出器を有する送信側経路と、第2の擬似ランダムパターン生成器、第2の擬似ランダムパターン検出器を有する受信側経路と、擬似ランダムパターン信号を送信側経路から受信側経路へ送信する第1の折り返し経路と、擬似ランダム

ムパターン信号を受信側経路から送信側経路へ送信する第2の折り返し経路とを備えた光送受信器の評価・試験方法において、光送受信器を実装基板上に配置すると共に、出力インタフェースに接続する実装基板上の出力電気配線から、入力インタフェースに接続する実装基板上の入力電気配線に折り返し電気配線を実装基板上に配置し、電気・光変換部の出力を第1の光ファイバを介して外部の擬似ランダムパターン検出機能に接続し、光・電気変換部の入力を第2の光ファイバを介して外部の擬似ランダムパターン生成機能に接続することにより、光送受信器全体、送信側経路全体、受信側経路全体の評価だけでなく、外部の擬似ランダムパターン検出機能、擬似ランダムパターン生成機能と、光送受信器に内蔵した第1及び第2の擬似ランダムパターン生成・検出部で区切られた各経路の個別評価・試験も行うことができるため、不具合が存在する経路を特定することができるという効果がある。

【 0 2 0 1 】

この発明によれば、外部の擬似ランダムパターン検出機能及び擬似ランダムパターン生成機能として、正常に動作する別の光送受信器を使用することにより、評価・試験系の小型化が可能な光送受信器の評価・試験方法を実現できるという効果がある。

【 0 2 0 2 】

この発明によれば、第1の擬似ランダムパターン生成器、第1の擬似ランダムパターン検出器を有する送信側経路と、第2の擬似ランダムパターン生成器、第2の擬似ランダムパターン検出器を有する受信側経路と、擬似ランダムパターン信号を送信側経路の多重化回路から受信側経路の多重分離回路へ送信する折り返し経路とを備えた光送受信器の評価・試験方法において、光送受信器を実装基板上に配置すると共に、出力インタフェースに接続する実装基板上の出力電気配線から、入力インタフェースに接続する実装基板上の入力電気配線に折り返し電気配線を実装基板上に配置し、擬似ランダムパターン信号を電気・光変換部の出力に接続した第1の光ファイバから、光・電気変換部の入力に接続した第2の光ファイバに送信するための折り返し光ファイバを接続し、実装基板上の入力電気配線を外部の擬似ランダムパターン生成機能に接続し、実装基板上の出力電気配線

を外部の擬似ランダムパターン検出機能に接続することにより、光送受信器全体、送信側経路全体、受信側経路全体の評価だけでなく、外部の擬似ランダムパターン生成機能、擬似ランダムパターン検出機能と、光送受信器に内蔵した第1及び第2の擬似ランダムパターン生成・検出部で区切られた各経路の個別評価・試験も行うことができるため、不具合が存在する経路を特定することが可能な光送受信器の評価・測定方法を実現できるという効果がある。

【 0 2 0 3 】

この発明によれば、外部の擬似ランダムパターン検出機能及び擬似ランダムパターン生成機能として、正常に動作する別の光送受信器を使用することにより、評価・試験系の小型化を実現できるという効果がある。

【 0 2 0 4 】

この発明によれば、第1の擬似ランダムパターン生成器、第1の擬似ランダムパターン検出器を有する送信側経路と、第2の擬似ランダムパターン生成器、第2の擬似ランダムパターン検出器を有する受信側経路と、擬似ランダムパターン信号を送信側経路の多重化回路から受信側経路の多重分離回路へ送信する折り返し経路とを備えた光送受信器の評価・試験方法において、光送受信器を実装基板上に配置すると共に、出力インタフェースに接続する実装基板上の出力電気配線から、入力インタフェースに接続する実装基板上の入力電気配線に折り返し電気配線を実装基板上に配置し、擬似ランダムパターン信号を電気・光変換部の出力に接続した第1の光ファイバから、光・電気変換部の入力に接続した第2の光ファイバに送信するための折り返し光ファイバを接続することにより、光送受信器全体、送信側経路全体、受信側経路全体の評価だけでなく、光送受信器に内蔵した第1及び第2の擬似ランダムパターン生成・検出部で区切られた各経路の個別評価・試験も行うことができるため、不具合が存在する経路を特定することが可能な光送受信器の評価・測定方法を実現できると共に、評価される光送受信器単体で自らの評価・試験を行うことができるため、評価・試験系の小型化を実現できるという効果がある。

【 0 2 0 5 】

この発明によれば、入力電気配線にフレーマ回路の擬似ランダムパターン生成

機能を接続し、出力電気配線にフレーマ回路の擬似ランダムパターン検出機能を接続することにより、光送受信器全体、送信側経路全体、受信側経路全体の評価だけでなく、フレーマ回路と光送受信器に内蔵した第 1 及び第 2 の擬似ランダムパターン生成・検出部で区切られた各経路の個別評価・試験も行うことができるため、不具合が存在する経路を特定することが可能な光送受信器の評価・測定方法を実現できると共に、フレーマ回路と光送受信器の接続評価・試験を同時に行うことができるという効果がある。

【図面の簡単な説明】

【図 1】 この発明の実施の形態 1 による光送受信器の構成を示すブロック図である。

【図 2】 この発明の実施の形態 1 による光送受信器の第 1 及び第 2 の擬似ランダムパターン生成器の構成を示すブロック図である。

【図 3】 この発明の実施の形態 1 による光送受信器の第 1 及び第 2 の擬似ランダムパターン検出器の構成を示すブロック図である。

【図 4】 この発明の実施の形態 1 による光送受信器の第 1 及び第 2 の擬似ランダムパターン検出器のタイミングチャートである。

【図 5】 この発明の実施の形態 2 による光送受信器の一体型擬似ランダムパターン生成・検出器の構成を示すブロック図である。

【図 6】 この発明の実施の形態 3 による光送受信器の構成を示すブロック図である。

【図 7】 この発明の実施の形態 4 による光送受信器の第 1 の擬似ランダムパターン生成・検出部と第 2 の擬似ランダムパターン生成・検出部の構成を示すブロック図である。

【図 8】 この発明の実施の形態 6 による光送受信器の第 1 の擬似ランダムパターン生成・検出部と第 2 の擬似ランダムパターン生成・検出部の構成を示すブロック図である。

【図 9】 この発明の実施の形態 8 による多重化集積回路の構成を示すブロック図である。

【図 10】 この発明の実施の形態 9 による多重分離集積回路の構成を示す

ブロック図である。

【図 1 1】 この発明の実施の形態 1 0 による光送受信器の構成を示すブロック図である。

【図 1 2】 この発明の実施の形態 1 1 による一体型多重化／多重分離集積回路の構成を示すブロック図である。

【図 1 3】 この発明の実施の形態 1 2 による光送受信器の構成を示すブロック図である。

【図 1 4】 この発明の実施の形態 1 3 による光送受信器の評価・試験方法を示す図である。

【図 1 5】 この発明の実施の形態 1 5 による光送受信器の評価・試験方法を示す図である。

【図 1 6】 この発明の実施の形態 1 7 による光送受信器の評価・試験方法を示す図である。

【図 1 7】 この発明の実施の形態 1 8 による光送受信器の評価・試験方法及び光送受信器とフレーマ回路の接続の評価・試験方法を示す図である。

【図 1 8】 フレーマ回路が生成するフレームパターンを示す図である。

【図 1 9】 従来の光送受信器の構成を示すブロック図である。

【図 2 0】 従来の光送受信器の評価・試験方法を示す図である。

【図 2 1】 従来の光送受信器の評価・試験方法を示す図である。

【図 2 2】 従来の光送受信器の評価・試験方法を示す図である。

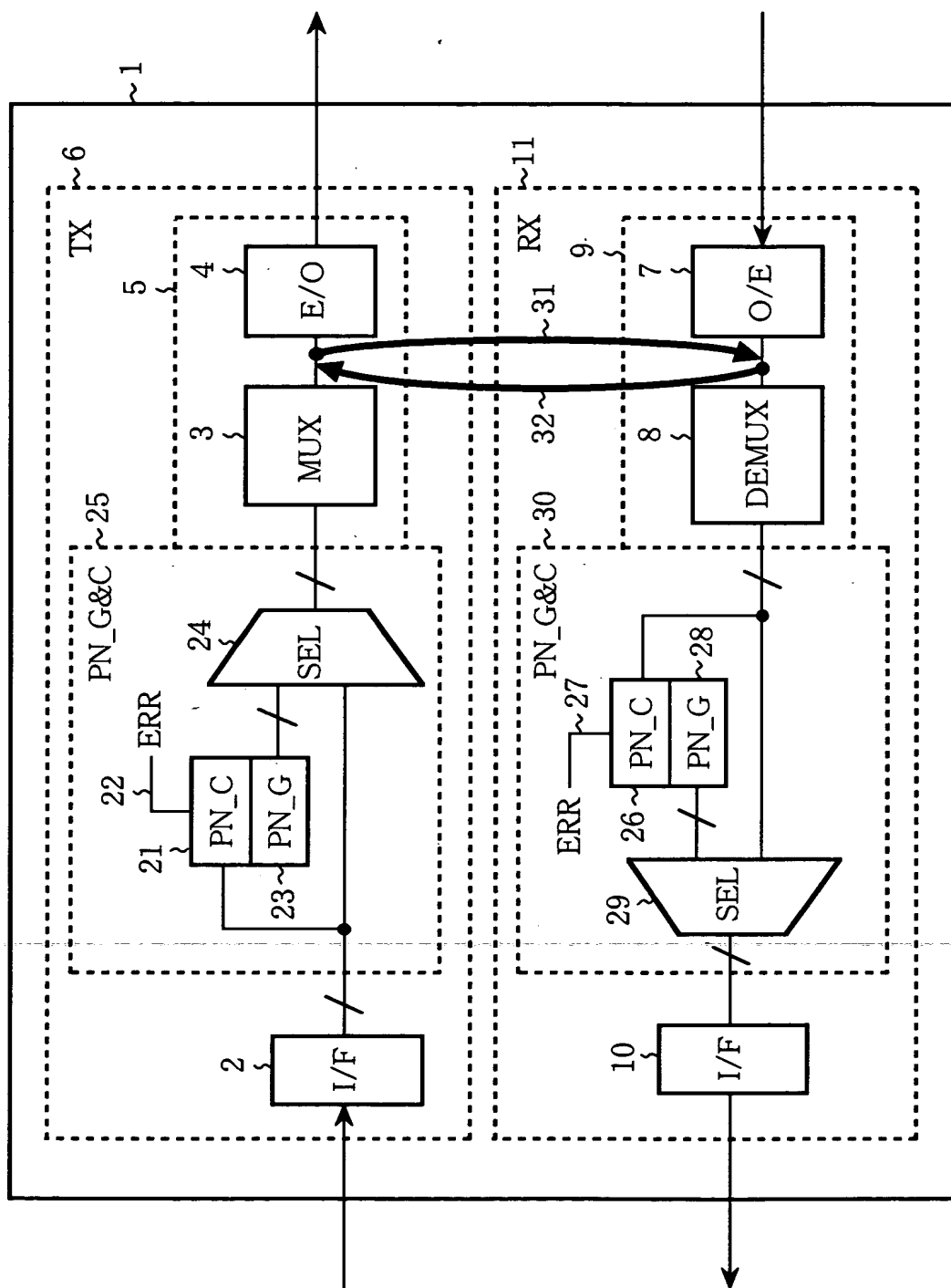
【符号の説明】

1 光送受信器、2 低速パラレル入力インタフェース、3 多重化回路、4 電気・光変換部、5 送信部、6 送信側経路、7 光・電気変換部、8 多重分離回路、9 受信部、10 低速パラレル出力インタフェース、11 受信側経路、12 光送受信器実装基板、13 入力電気配線、14 出力電気配線、15 第1の光ファイバ、16 第2の光ファイバ、17 光測定器、18 電気測定器、19 折り返し光ファイバ、20 折り返し電気配線、21 第1の擬似ランダムパターン検出器、22 第1のエラー出力、23 第1の擬似ランダムパターン生成器、24 第1のセレクタ、25 第1の擬似ランダムパタ

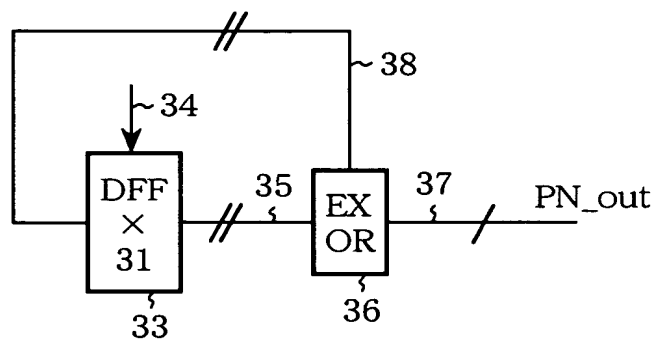
ーン生成・検出部、26 第2の擬似ランダムパターン検出器、27 第2のエ
 ラー出力、28 第2の擬似ランダムパターン生成器、29 第2のセレクタ、
 30 第2の擬似ランダムパターン生成・検出部、31 第1の折り返し経路、
 32 第2の折り返し経路、33 第1のシフトレジスタ、34 初期化信号、
 35 第1の出力パラレル信号、36 第1のEXOR群、37 第1のPNパ
 ターン出力信号、38 第2のPNパターン出力信号、39 PNパターン入力
 信号、40 第2のシフトレジスタ、41 第2の出力パラレル信号、42 3
 2本パラレル信号、43 第5のセレクタ、44 選択信号、45 第3のシフ
 トレジスタ、46 第2のEXOR群、47 第3のPNパターン出力信号、4
 8 第4のPNパターン出力信号、49 エラー検出器、50 エラー出力、5
 1 第1の一体型擬似ランダムパターン生成・検出器、52 第2の一体型擬似
 ランダムパターン生成・検出器、53 a 第3のセレクタ、53 b 第4のセレ
 クタ、54 多重化集積回路、55 多重分離集積回路、56 多重化部、57
 多重分離部、58 一体型多重化／多重分離集積回路、59 フレーマ回路、
 60 第3の折り返し経路、61 インタフェース基板。

【書類名】 図面

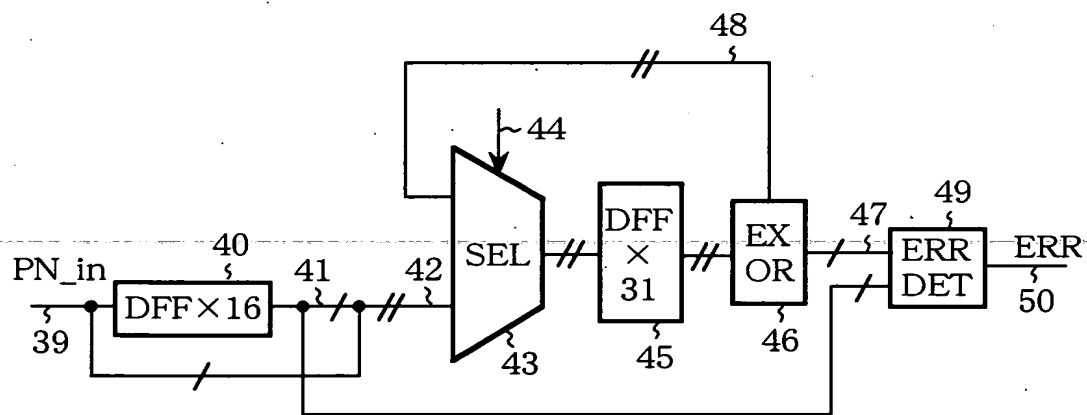
【図 1】



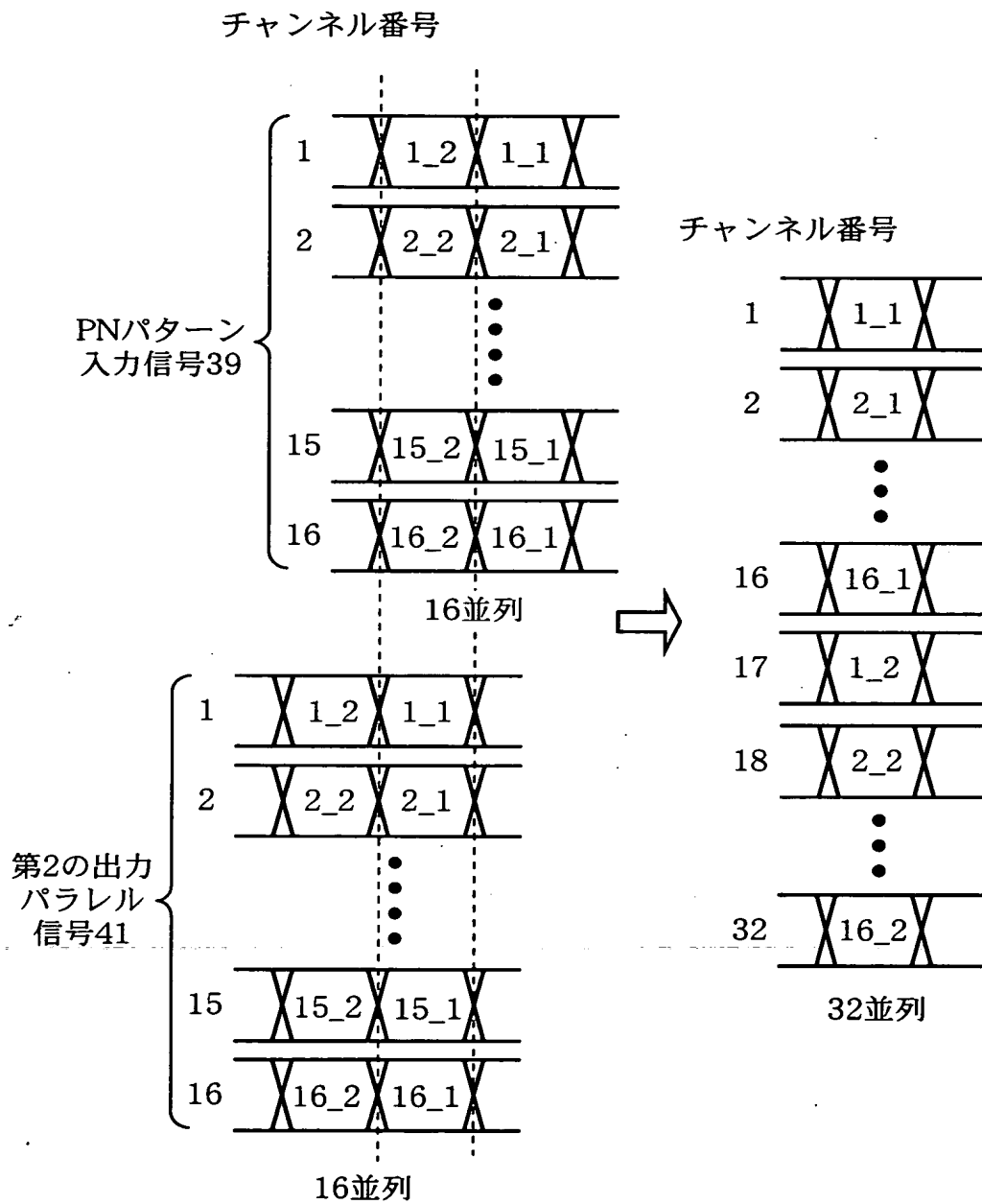
【図 2】



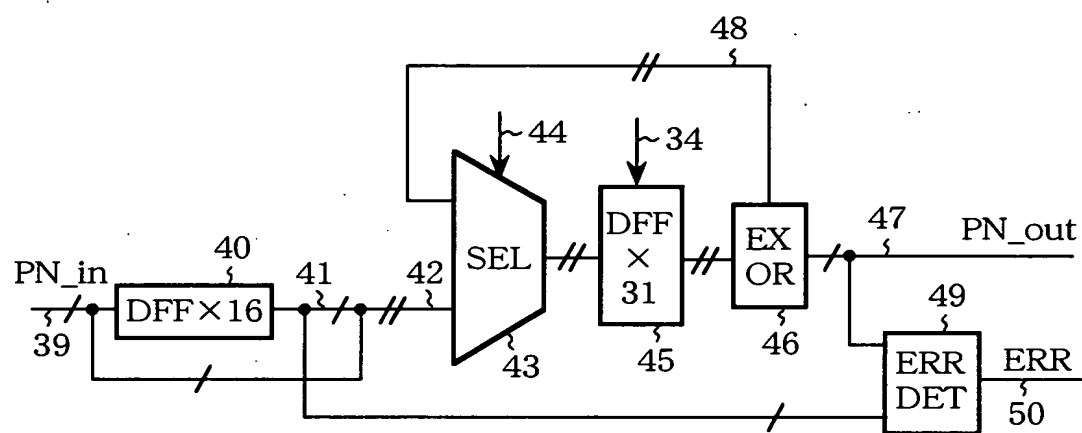
【図 3】



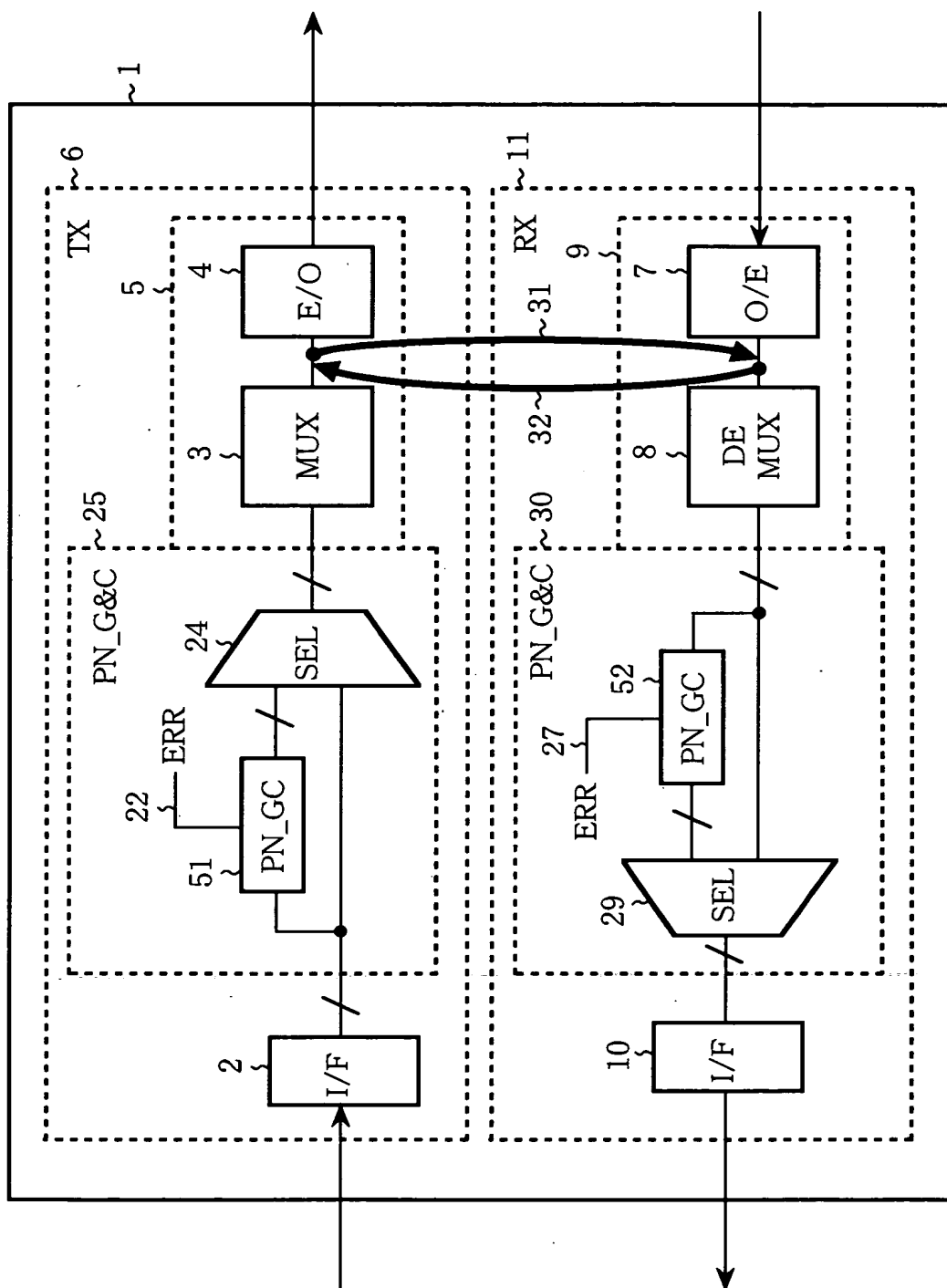
【図 4】



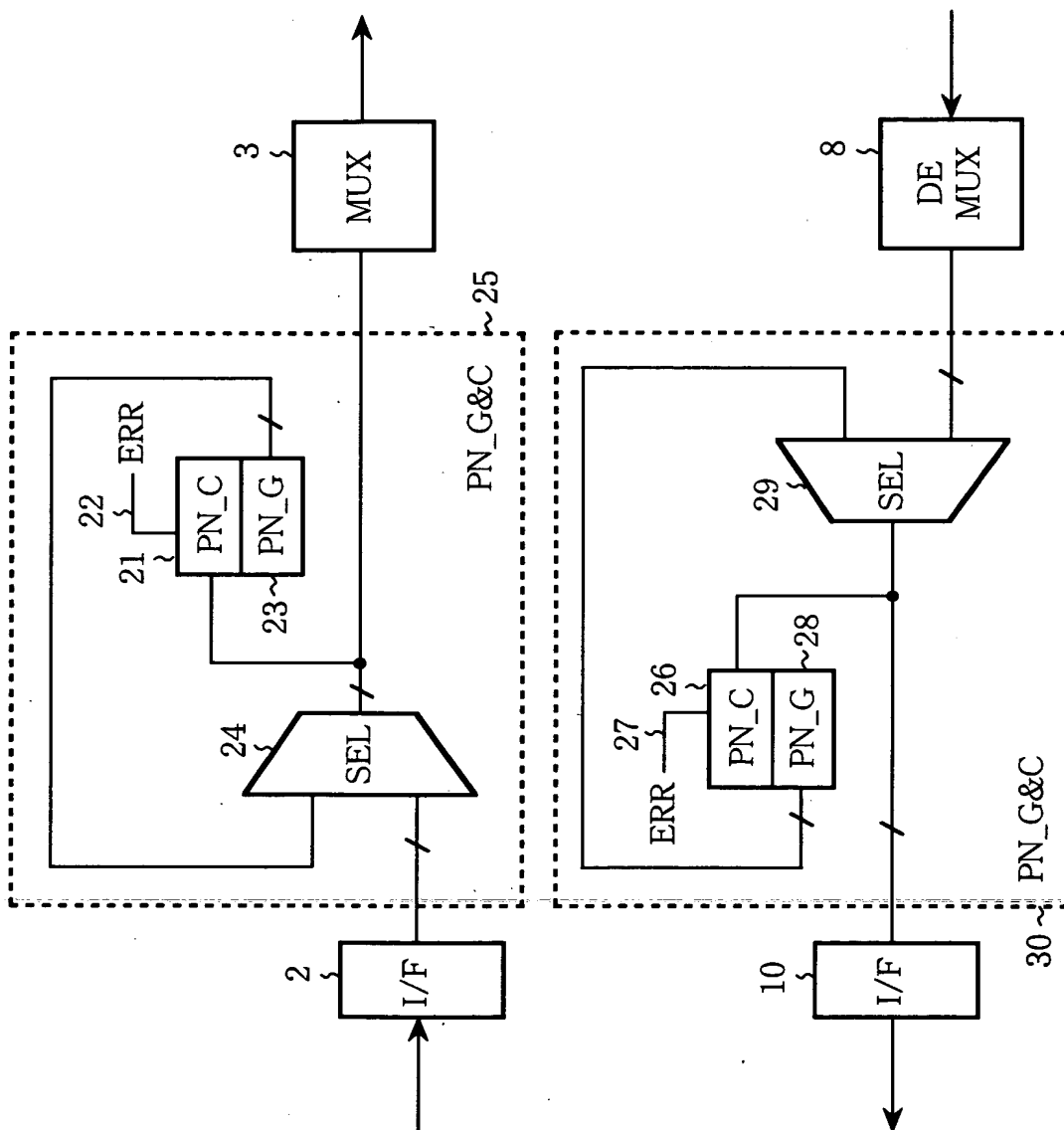
【図 5】



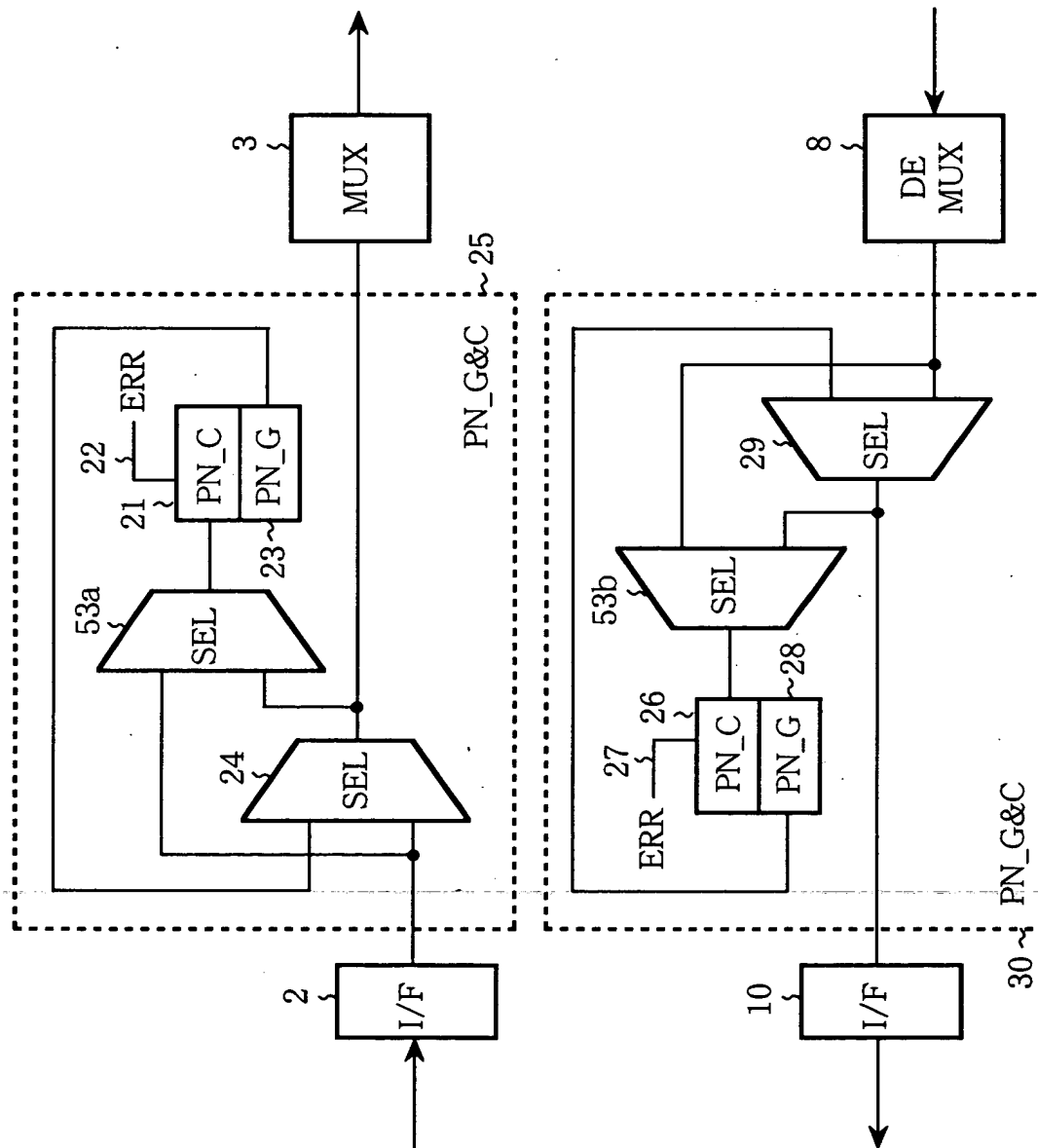
【図6】



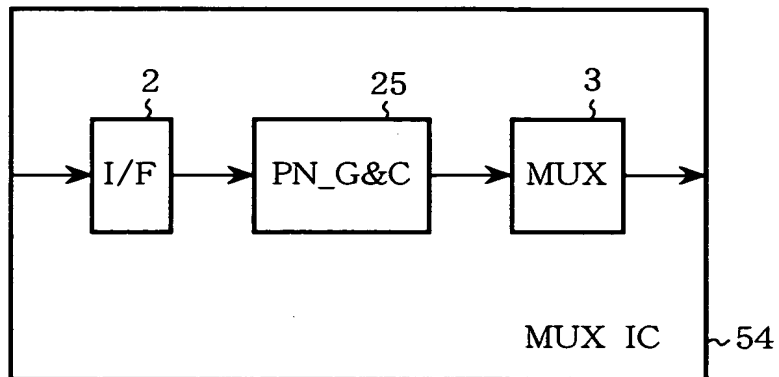
【図 7】



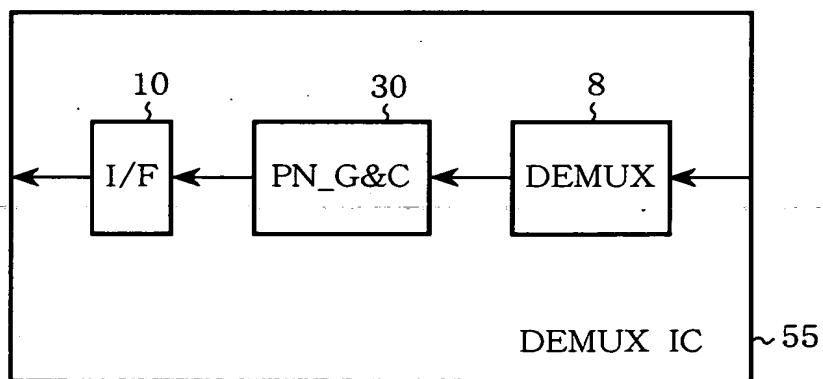
【図 8】



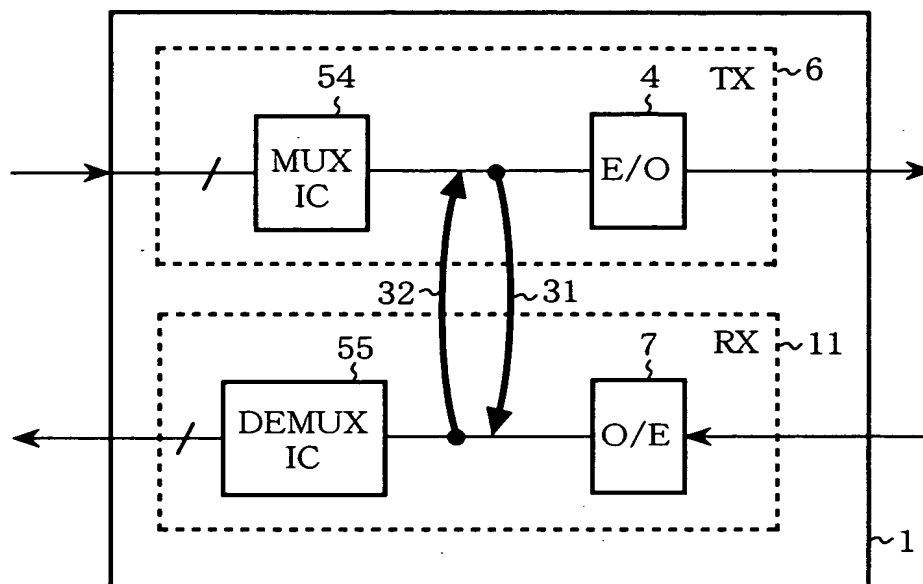
【図 9】



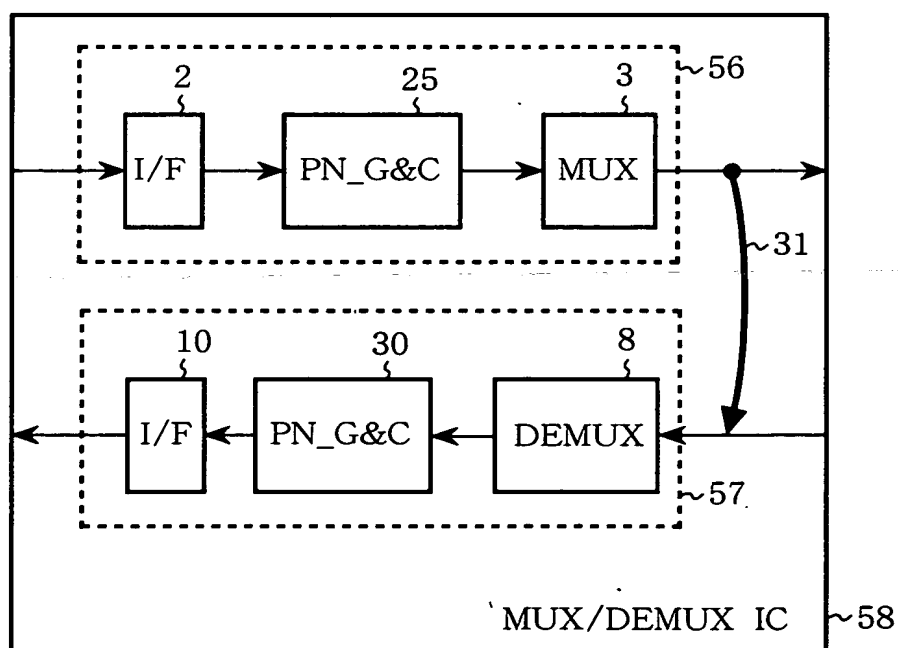
【図 1 0】



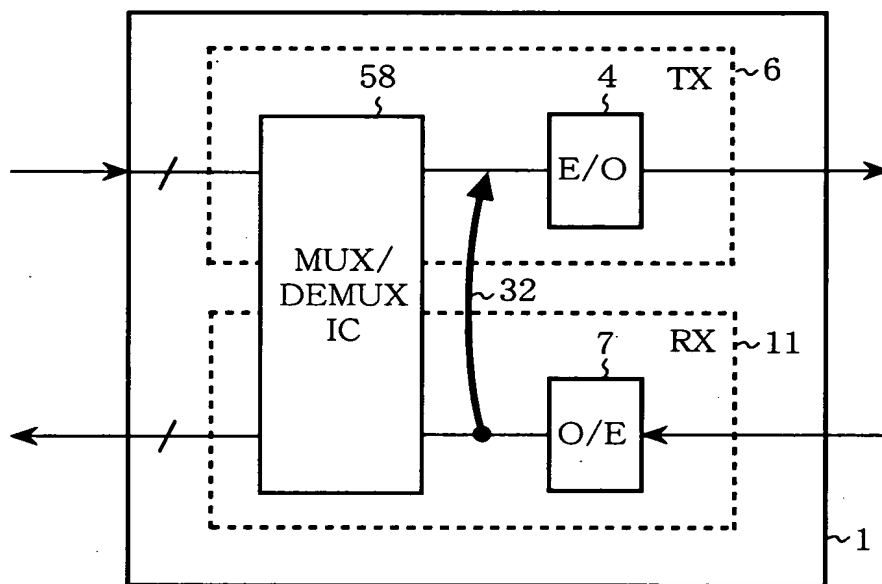
【図 1 1】



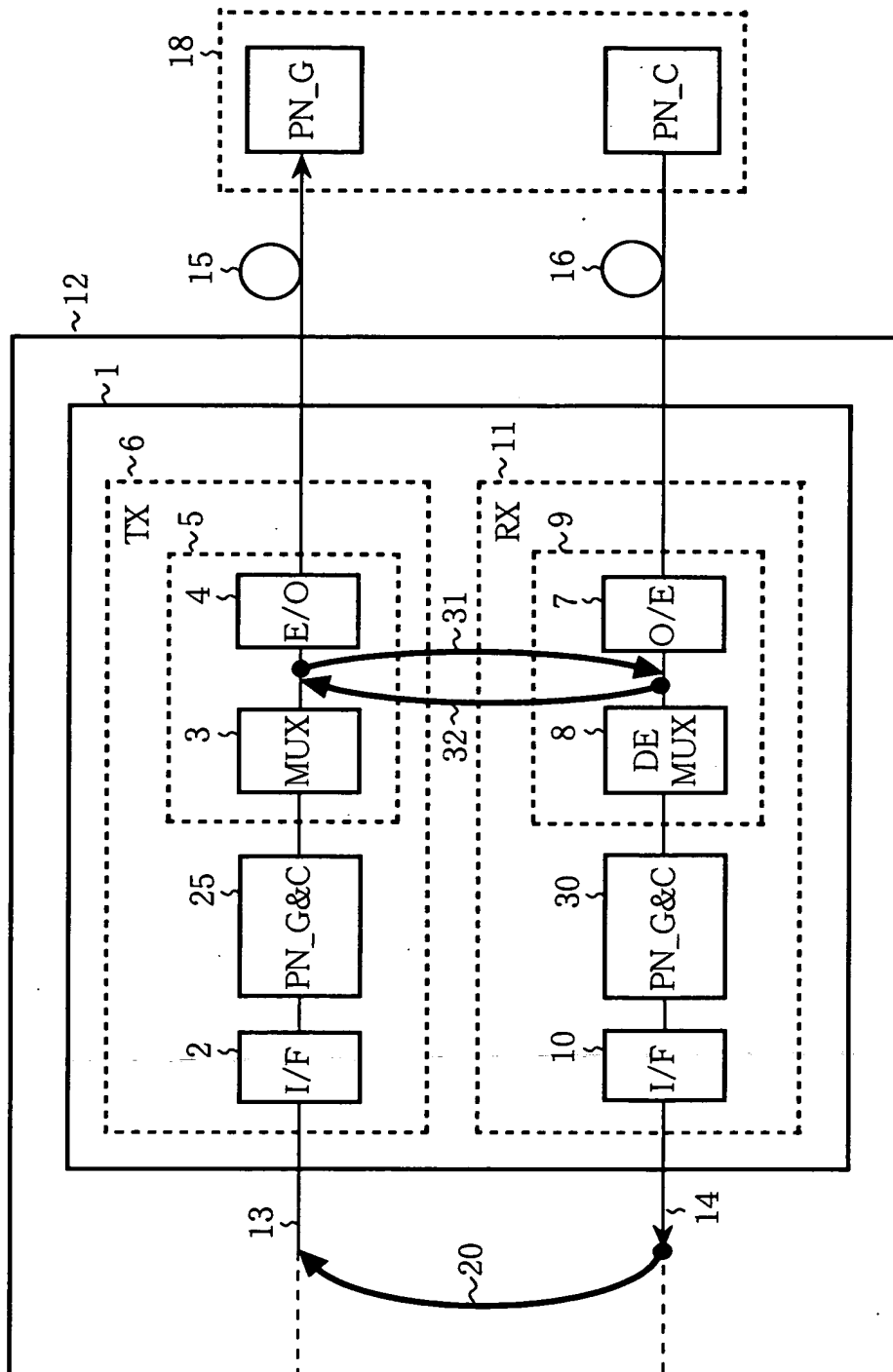
【図 1 2】



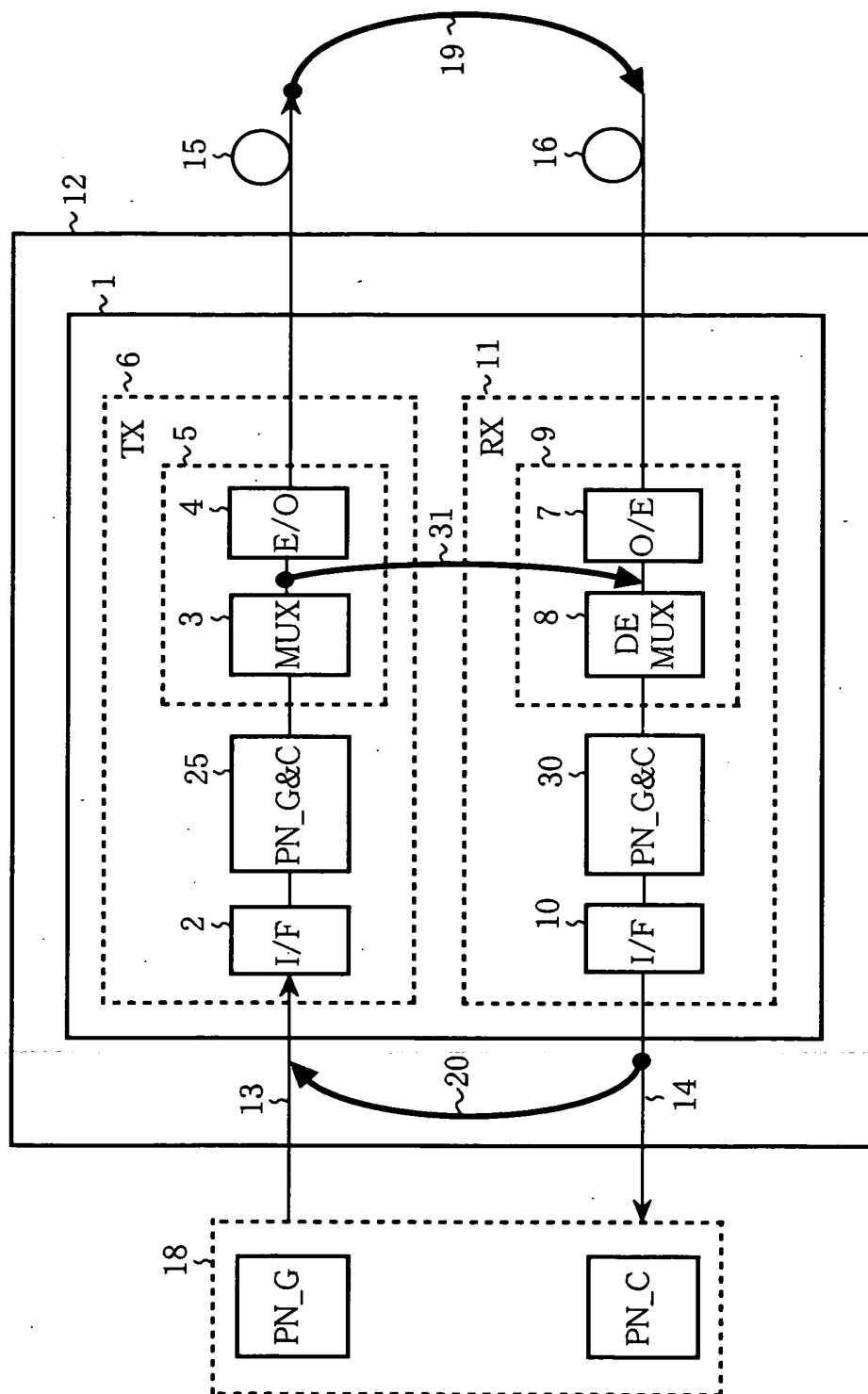
【図 1 3】



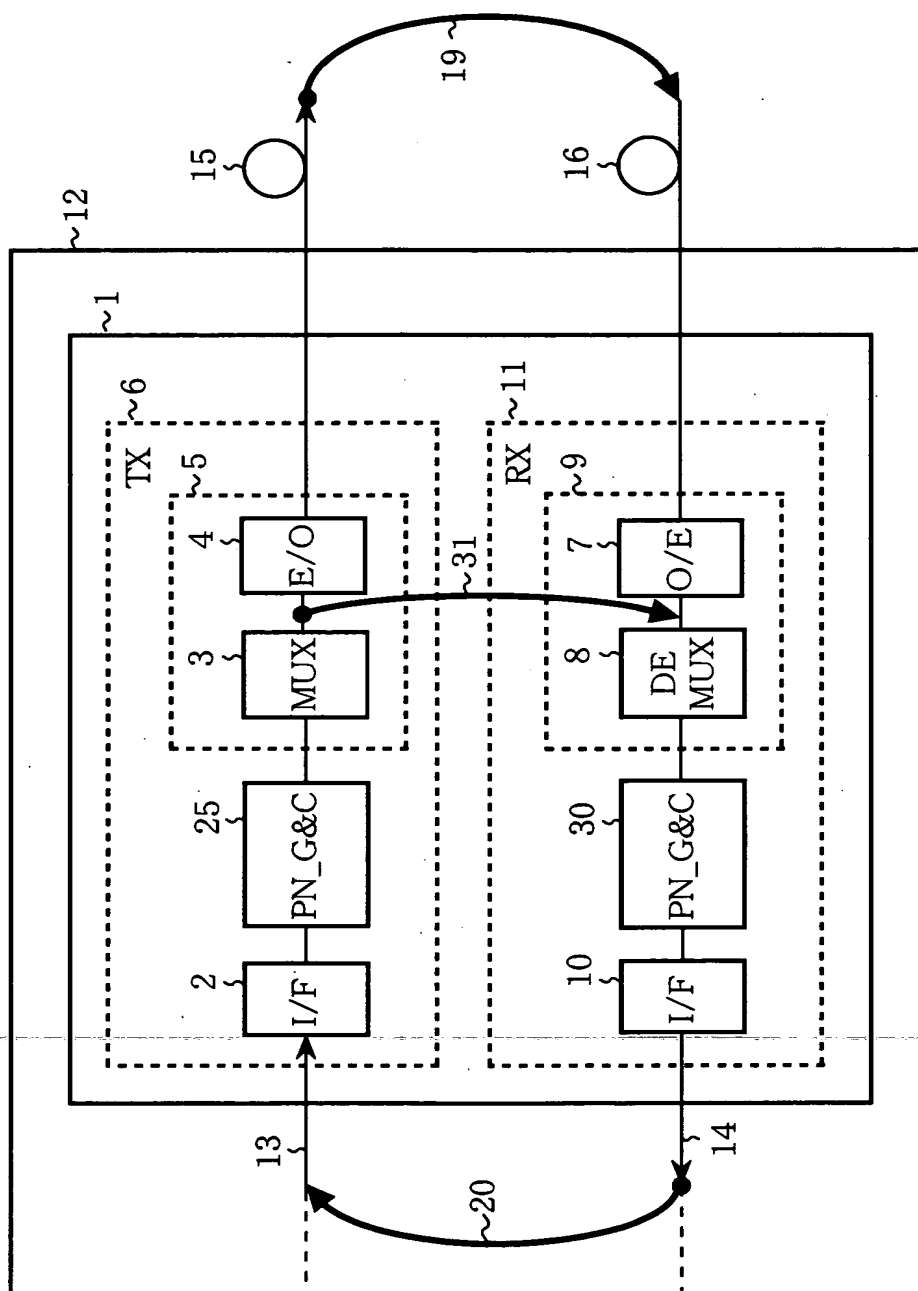
【図 14】



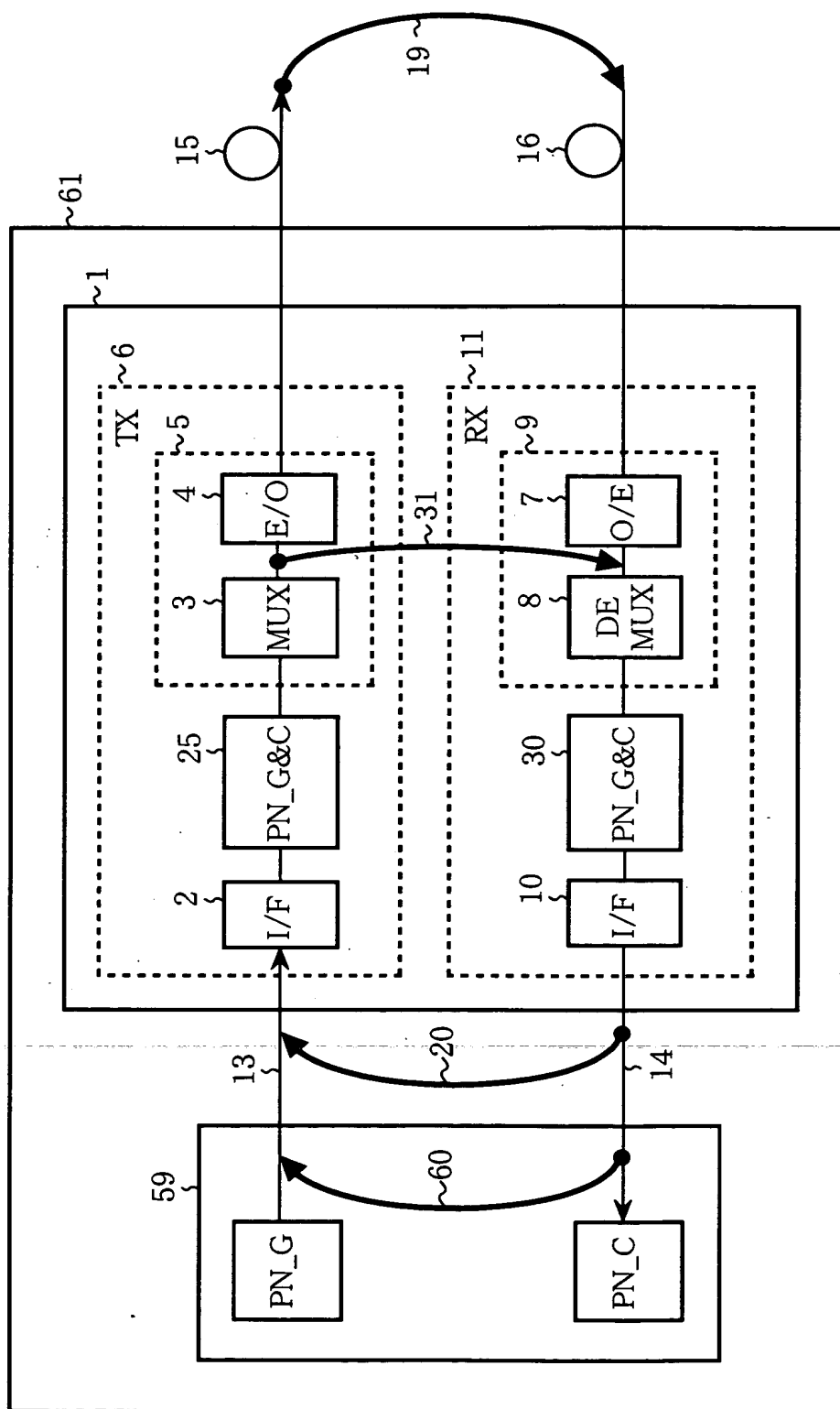
【図 15】



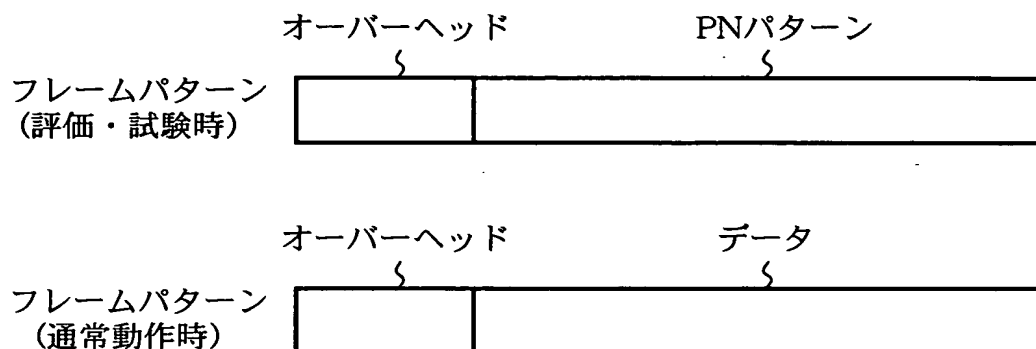
【図16】



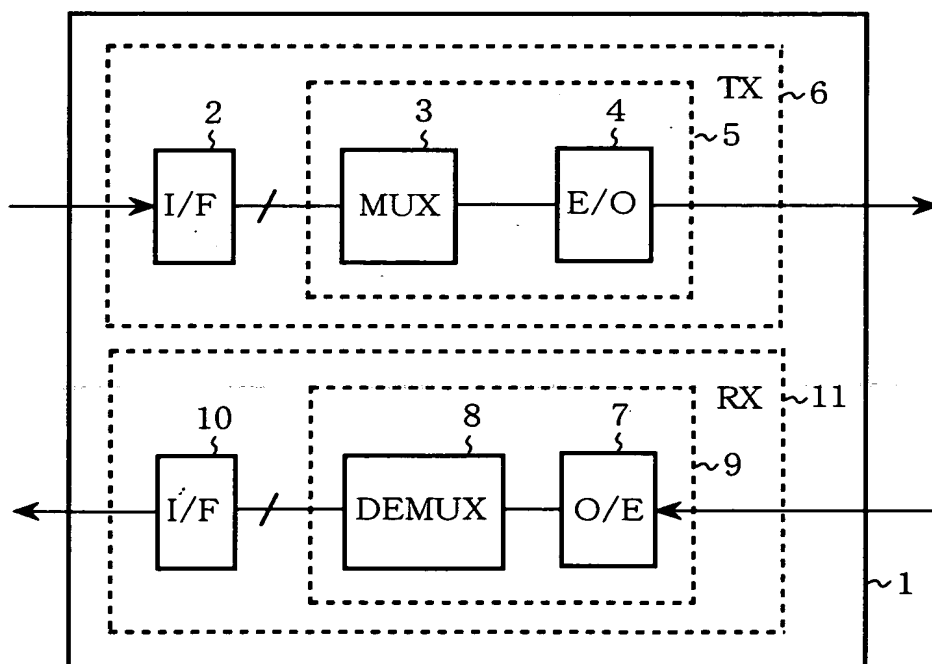
【図17】



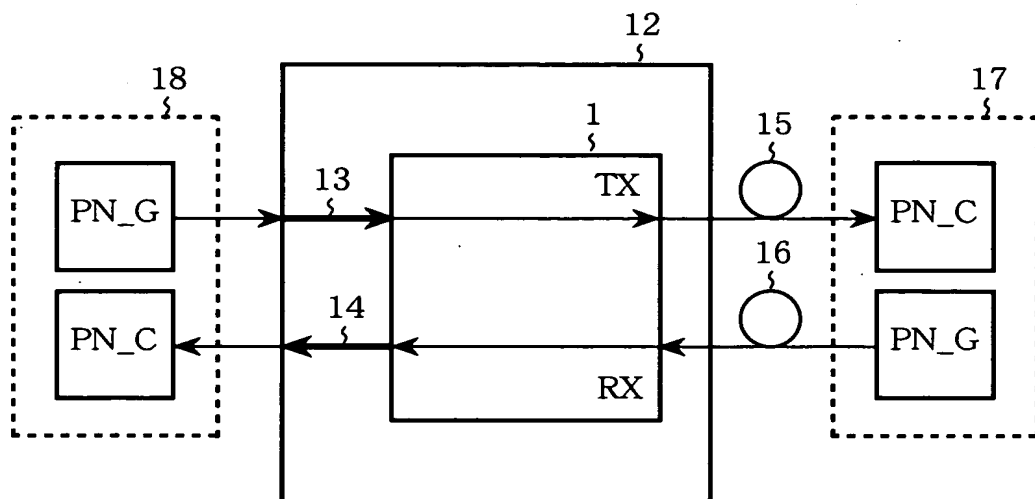
【図 1 8】



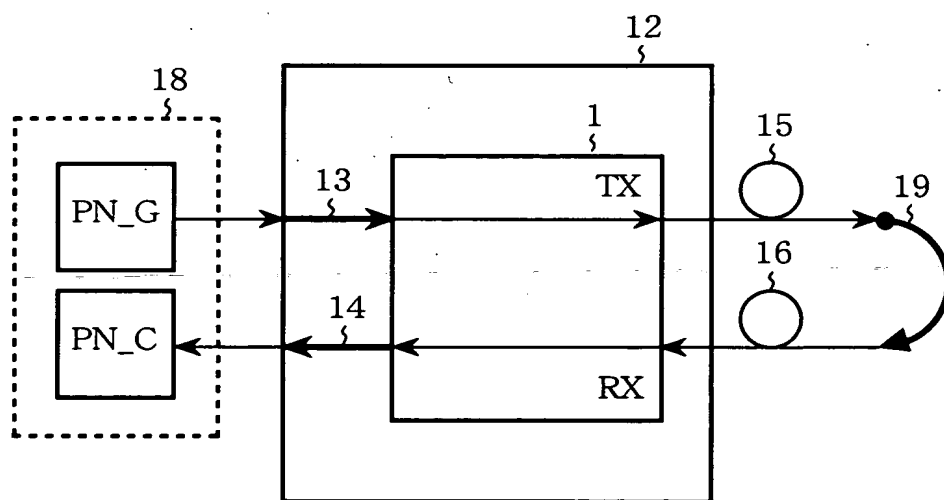
【図 1 9】



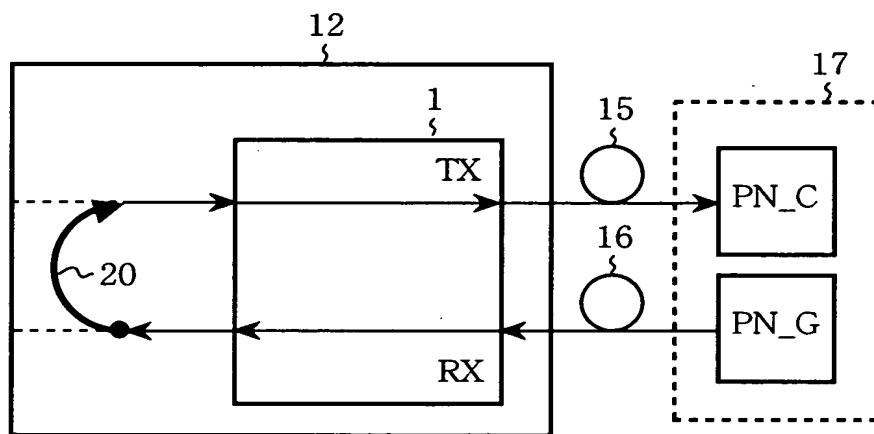
【図 2 0】



【図 2 1】



【図 2 2】



【書類名】 要約書

【要約】

【課題】 光送受信器のどの経路に不具合があるかを特定する。

【解決手段】 光送受信器 1 の送信側経路 6、受信側経路 1 1 に、擬似ランダムパターン信号を生成する第 1、第 2 の擬似ランダムパターン生成器 2 3， 2 8 と、入力した擬似ランダムパターン信号を評価する第 1、第 2 の擬似ランダムパターン検出器 2 1， 2 6 とを備え、多重化回路 3 から多重分離回路 8 へ折り返す第 1 の折り返し経路 3 1 と、光・電気変換部 7 から電気・光変換部 4 へ折り返す第 2 の折り返し経路 3 2 とを備える。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	東京都千代田区丸の内2丁目2番3号
氏 名	三菱電機株式会社